

Chapitre VI : Les Circuits Intégrés

1. Introduction :

Un circuit intégré désigne un bloc constitué par un monocristal de silicium (Puce) de quelques millimètres carrés à l'intérieur duquel se trouve inscrit en nombre variable des composants électroniques élémentaires (Transistors, diodes, résistances, condensateurs, ...).

Les circuits intégrés logiques sont classés suivant leur technologie de fabrication (bipolaire TTL, bipolaire ECL, MOS, ...). Pour un fonctionnement logique identique, chaque technologie offre des performances différentes sur le plan électrique (tensions, courants, puissances) et temporel (rapidité).

Une famille logique est caractérisée par ses paramètres électriques:

- ✓ La plage des tensions d'alimentation et la tolérance admise sur cette valeur,
- ✓ La plage des tensions associée à un niveau logique, en entrée ou en sortie,
- ✓ Les courants pour chaque niveau logique, en entrée ou en sortie,
- ✓ Le courant maximum que l'on peut extraire d'une porte logique et le courant absorbé en entrée,
- ✓ La puissance maximale consommée qui dépend souvent de la fréquence de fonctionnement.

Les performances dynamiques principales sont :

- Les temps de montée (transition bas-haut) et de descente (transition haut-bas) des signaux en sortie d'une porte,
- Les temps de propagation d'un signal entre l'entrée et la sortie d'une porte logique.

Les différentes notions abordées seront illustrées de valeurs numériques issues de la technologie TTL.

2. Définition d'un circuit intégré :

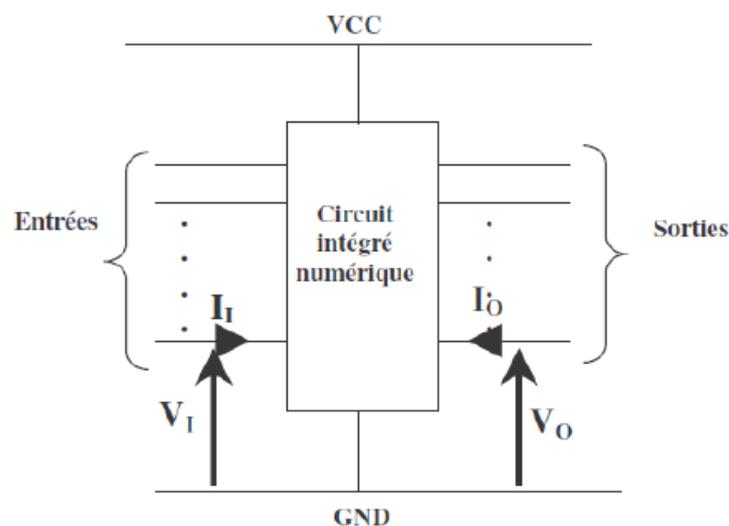


Schéma d'un circuit intégré

VCC : tension d'alimentation : niveau de tension nécessaire pour alimenter le circuit.

V_{IH} (min) : tension d'entrée niveau HAUT : niveau de tension nécessaire pour avoir un 1 logique en entrée.

V_{IL} (max) : tension d'entrée niveau BAS : niveau de tension nécessaire pour avoir un 0 logique en entrée.

V_{OH} (min) : tension de sortie niveau HAUT : niveau de tension de la sortie d'un circuit logique correspondant à l'état logique 1.

V_{OL} (max) : tension de sortie niveau BAS : niveau de tension de la sortie d'un circuit logique correspondant à l'état logique 0.

Les courants pour chaque niveau logique, en entrée ou en sortie,

I_{IH} : courant d'entrée niveau HAUT : le courant qui traverse une borne d'entrée quand une tension niveau haut est appliquée à cette entrée.

I_{IL} : courant d'entrée niveau BAS : le courant qui traverse une borne d'entrée quand une tension niveau bas est appliquée à cette entrée.

I_{OH} : courant de sortie niveau HAUT : le courant qui traverse une borne de sortie placée au niveau logique 1 dans des conditions de charge spécifiées.

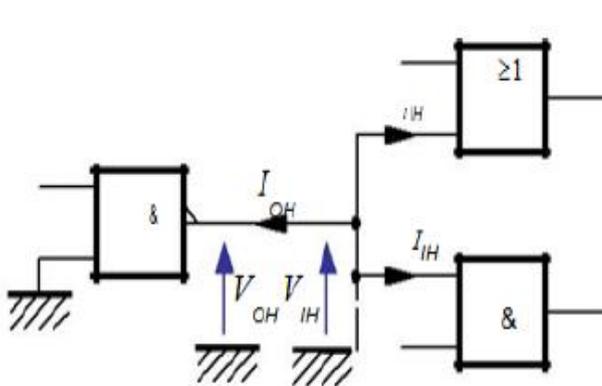
I_{OL} : courant de sortie niveau BAS : le courant qui traverse une borne de sortie placée au niveau logique 0 dans des conditions de charge spécifiées.

3. Tension caractéristique

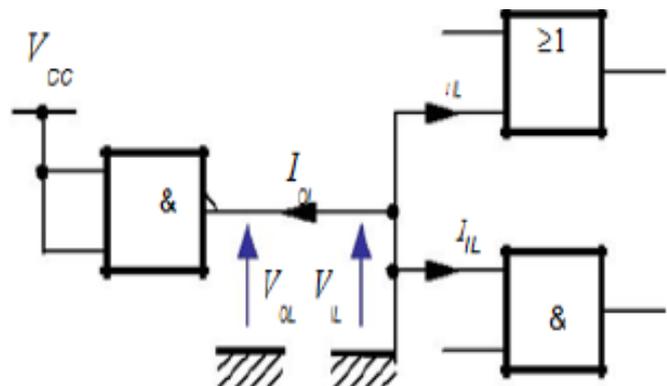
a. Tension d'alimentation

Les circuits intégrés sont alimentés sous une tension nominale V_{cc} :

Famille	Tension
TTL(série 74)	$V_{cc}=5V +5\%$
TTL(série 54)	$V_{cc}=5V+10\%$
CMOS4000	$V_{dd}=3 \text{ à } 15V$



Au niveau logique haut (HIGH LEVEL)



Au niveau logique bas (LOW LEVEL)

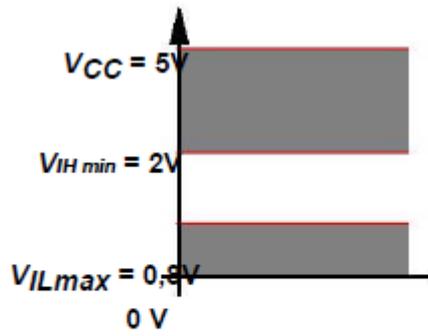
b. Classes d'intégrations

Dans l'ordre chronologique, on distingue 4 classes d'intégration:

- ✓ Les microcircuits **SSI** (Single Size Intégration) : ≈ 100 transistors par cm^2 .
- ✓ Les circuits intégrés **MSI** (Médium Size Intégration) : ≈ 1000 transistors par cm^2 .
- ✓ Les circuits **LSI** (Large Size Intégration) : ≈ 10000 à 100000 transistors par cm^2 .
- ✓ Les circuits **VLSI** (Very Large Size Intégration) : ≈ 0.1 à 1 million transistors par cm^2 .

c. Gabarit de tension

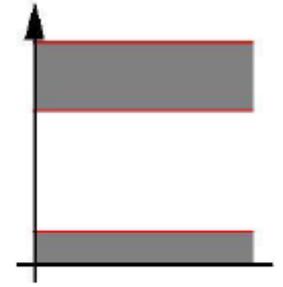
Un niveau logique correspond à une plage de tensions : le niveau logique 1 (entre V_{cc} et une limite inférieure à V_{cc}) et le niveau 0 (de $0 V$ à une limite supérieure).



NL1 : $V_{OHmin} = 2,7\text{ V} \leq V_{OUT} \leq V_{CC} = 5\text{ V}$
 NL0 : $0 \leq V_{OUT} \leq V_{OLmax} = 0,5\text{ V}$

Gabarit des tensions d'entrée

$V_{CC} = 5\text{ V}$
 $V_{OHmin} = 2,7\text{ V}$
 $V_{OLmax} = 0,5\text{ V}$
 0 V



NL1: $V_{IHmin} = 2\text{ V} \leq V_{IN} \leq V_{CC} = 5\text{ V}$
 NL0 : $0 \leq V_{IN} \leq V_{ILmax} = 0,8\text{ V}$

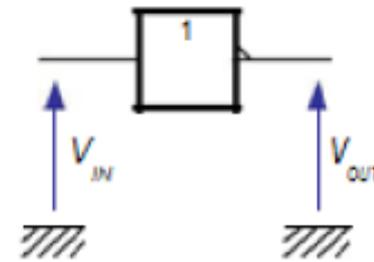
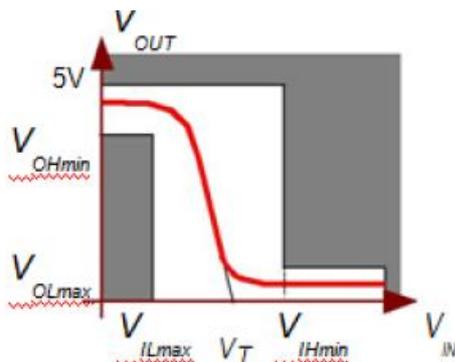
Gabarit des tensions de sortie

d. Gabarit de transfert

Les deux graphes précédents sont rassemblés en un seul pour traduire la fonction logique entre ces tensions : c'est le gabarit de transfert.

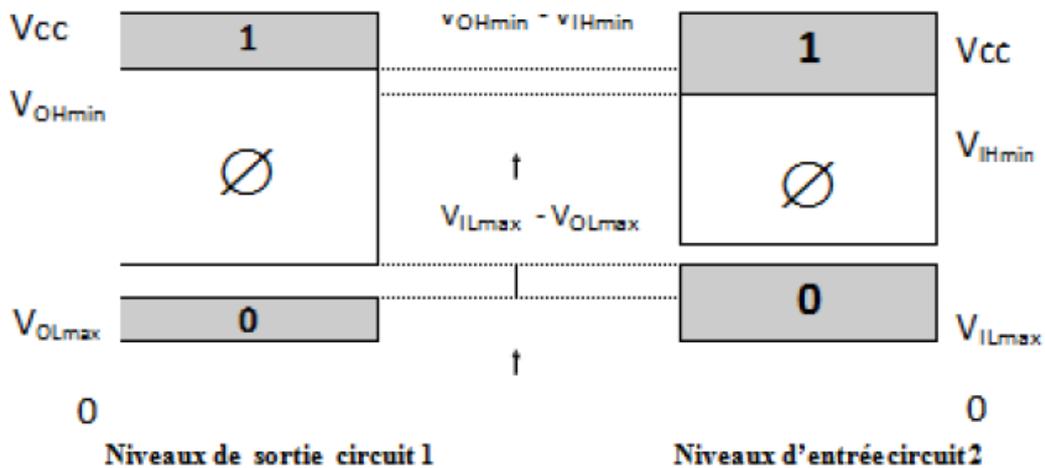
Une porte satisfait le gabarit si sa courbe de transfert se trouve dans la partie non grisée.

La tension de basculement, notée V_T (T pour threshold, seuil), correspond à la tension d'entrée pour laquelle la sortie change d'état (approximativement l'intersection de la tangente au point d'inflexion de la courbe avec l'axe V_{IN}).



Caractéristique de transfert d'une porte inverseuse.

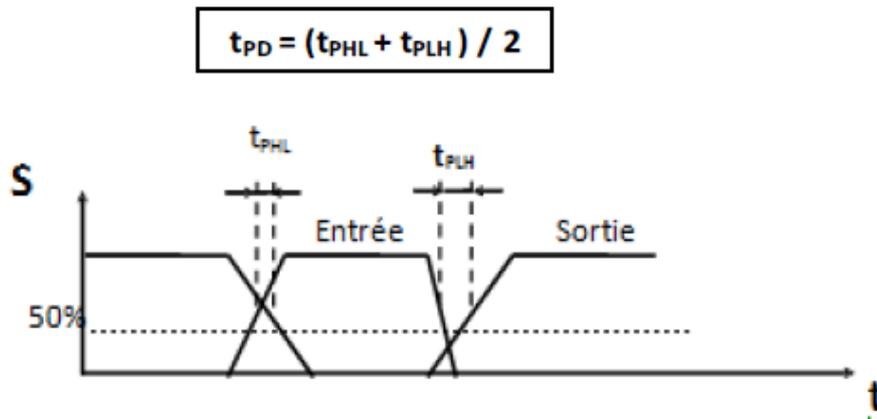
e. Compatibilité des niveaux logiques



- Compatibilité au niveau haut : Il faut que $V_{OHmin} > V_{IHmin}$
- Compatibilité au niveau bas : Il faut que $V_{ILmax} > V_{OLmax}$

f. Temps moyen de propagation

Lorsqu'on applique à l'entrée d'un circuit un niveau logique, il y a un certain retard pour que la sortie réagisse. Cette durée est le temps moyen de propagation t_{PD} .

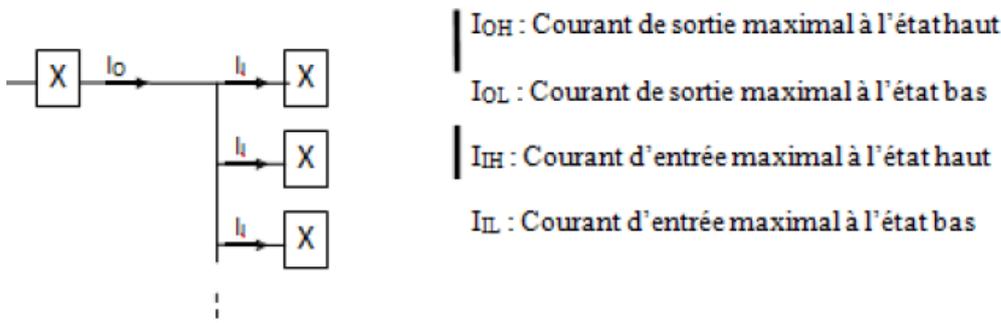


- t_{PHL} : Temps de propagation du niveau haut au niveau bas.
- t_{PLH} : Temps de propagation du niveau bas au niveau haut.

Remarque : Ce temps détermine la fréquence maximale F_{MAX} à laquelle les circuits intégrés sont capables de réagir.

g. Facteur de charge : Sortance N

Ce paramètre caractérise le nombre N maximal d'entrées de portes logiques pouvant être commandées par la sortie d'un autre opérateur logique de la même famille.



- Sortance N (A l'état haut) = I_{OH}
- Sortance N (A l'état bas) = I_{OL} / I_{IL}

4. Familles des circuits intégrés logiques

Il existe plusieurs familles de circuits technologiques. Les 2 plus utilisées sont:

- **TTL** (Transistors Transistors Logic)
- **CMOS** (transistors à effet de champ MOS - Complémentaire - Métal - Oxyde - Semi- conducteur)

1. Circuits logiques TTL

➤ **Présentation**

Transistor-Transistor Logic ou TTL est une famille de circuits logiques utilisée en électronique inventée dans les années 1960. Cette famille est réalisée avec la technologie du transistor bipolaire et tend à disparaître du fait de sa consommation énergétique élevée (comparativement aux circuits CMOS). Les avantages de cette famille :

- ✓ Les entrées laissées en 'l'air' ont un état logique à 1 par défaut.
- ✓ Une bonne immunité au bruit.
- ✓ Un temps de propagation faible.

Les inconvénients de cette famille:

- ✓ L'alimentation doit être précise à 5V +/- 5 % sinon on risque de détruire le circuit.
- ✓ Du fait qu'elle est réalisée avec des transistors bipolaires elle consomme pas mal de courant comparé à la famille CMOS. (Car les transistors bipolaires sont commandés en courant).

➤ **Caractéristiques**

Référence de boîtier	Caractéristiques de fonctionnement																
<ul style="list-style-type: none"> • TTL standard (n'est plus utilisée) : 74 XX • TTL Low Power: 74 L XX • TTL Schottky (Rapide): 74 SXX • TTL Low Power Schottky: 74 LSXX • TTL Advanced Schottky: 74 ASXX • Advanced Low Power Schottky: 74 ALSXX 	<p>Gamme d'alimentation : 5 V +/- 5%.</p> <ul style="list-style-type: none"> • Gamme de température : de 0 °C à + 70 °C. • Puissance dissipée : environ 2 mW par porte (série LS). <p>Fréquence de fonctionnement : jusqu'à 3 MHz.</p> <ul style="list-style-type: none"> • Sortance : jusqu'à 20 (série LS). (Nombre d'entrées que l'on peut relier à une sortie de porte) 																
<p>Niveaux Logiques d'une porte logique TTL (LS) en entrée</p>	<p>Sortie à collecteur ouvert (Open collector)</p>																
	<p>On sort directement sur le collecteur du transistor de sortie. Obligation de connecter une résistance R de tirage au +5 V.</p> <p>La sortie est équivalente à un interrupteur.</p>																
<p>Niveaux Logiques d'une porte logique TTL (LS) en sortie</p>	<p>Sortie 3 états (3-state)</p>																
	<table border="1"> <thead> <tr> <th>EN</th> <th>T1</th> <th>T2</th> <th>Etat</th> </tr> </thead> <tbody> <tr> <td>1</td> <td>Passant</td> <td>Bloqué</td> <td>Haut</td> </tr> <tr> <td>1</td> <td>Bloqué</td> <td>Passant</td> <td>Bas</td> </tr> <tr> <td>0</td> <td>Bloqué</td> <td>Bloqué</td> <td>Haute impédance (Sortie 'en l'air').</td> </tr> </tbody> </table> <ul style="list-style-type: none"> • Dans une porte classique, l'un des 2 transistors T1 ou T2 du totem pôle est conducteur. • Dans une porte 3 états, il est possible de bloquer simultanément les 2 transistors T1 et T2 par l'entrée de validation EN (EN = 0). 	EN	T1	T2	Etat	1	Passant	Bloqué	Haut	1	Bloqué	Passant	Bas	0	Bloqué	Bloqué	Haute impédance (Sortie 'en l'air').
EN	T1	T2	Etat														
1	Passant	Bloqué	Haut														
1	Bloqué	Passant	Bas														
0	Bloqué	Bloqué	Haute impédance (Sortie 'en l'air').														

2. Circuits logiques CMOS

➤ Présentation

CMOS est l'abréviation de "Complementary Metal Oxide Semi-conductor". Le premier dispositif MOS est apparu en 1960. Son développement a été rendu possible par les progrès réalisés par la technologie TTL. Cette famille est réalisée avec des transistors à effet de champs. Les avantages de cette famille:

- L'alimentation peut aller de 3V à 18V.
- Le courant d'entrée est nul, car elle est réalisée avec des transistors à effet de champs. (Les transistors à effet de champs sont commandés en tension).
- Une excellente immunité au bruit. Les inconvénients de cette famille.
- La vitesse de commutation est plus faible que pour la technologie TTL.

➤ Caractéristiques

Référence de boîtier	Caractéristiques de fonctionnement
<ul style="list-style-type: none"> ✓ Série 4000 • 40 00 B (sorties bufférisées : amplifiées) • 40 00 UB (sorties non-bufférisées) ✓ Série 74 : • 74 C 00 (identique à la série 4000) • 74 HC 00 (High-speed CMOS : CMOS rapides) 	<ul style="list-style-type: none"> • Gamme d'alimentation : de 3 V à 15 V. Gamme de température : de - 40 °C à + 85 °C. Puissance dissipée : environ 10 nW par porte. • Fréquence de fonctionnement : jusqu'à 12 MHz. • Sortance : jusqu'à 50 (série 4000B).(Nombre d'entrées que l'on peut relier à une sortie de porte) • Excellente immunité aux bruits.
Schéma des étages d'entrée et de sortie	Modélisation de l'entrée d'une porte logique CMOS
<p>Schéma des étages d'entrée et de sortie connectés</p>	
Modélisation de la sortie d'une porte logique CMOS	

