

CONVERTISSEURS ANALOGIQUE NUMÉRIQUE (CAN) / NUMÉRIQUE ANALOGIQUE (CNA)

GENERALITES

1) Présentation



Exemples de système

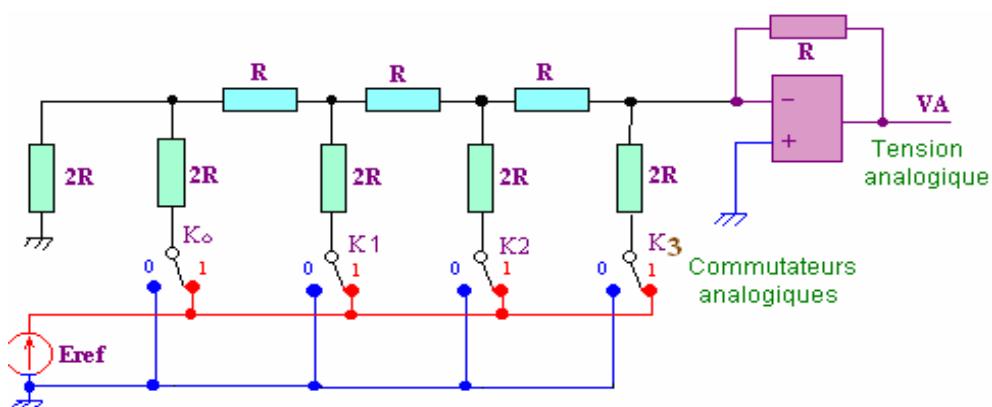
- Régulation de débit,
- CD audio numérique,
- Etc.

Symbolisation



2) CONVERTISSEURS Numérique Analogique (CNA) à réseau R/2R

2-1) Schéma de principe



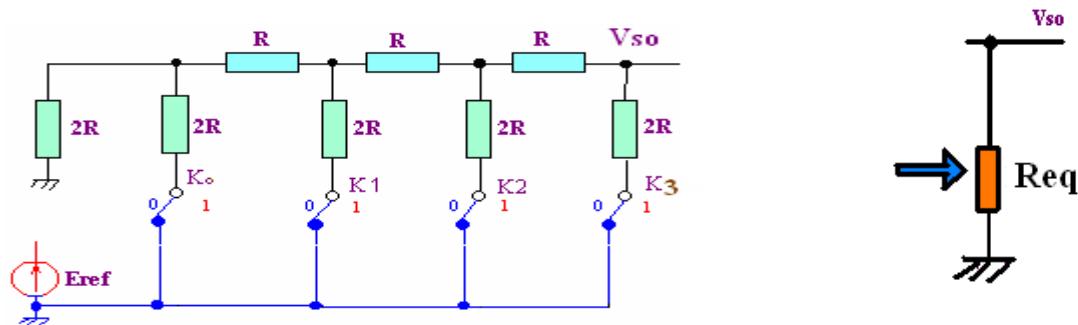
Ce type de CNA n'utilise que deux valeurs de résistances. La figure ci-dessus donne un exemple de ce type de convertisseur à 4 bits.

Les commutateurs sont commandés par le code numérique. La valeur analogique est la somme des courants aboutissant à l'entrée " - " de l'amplificateur opérationnel.

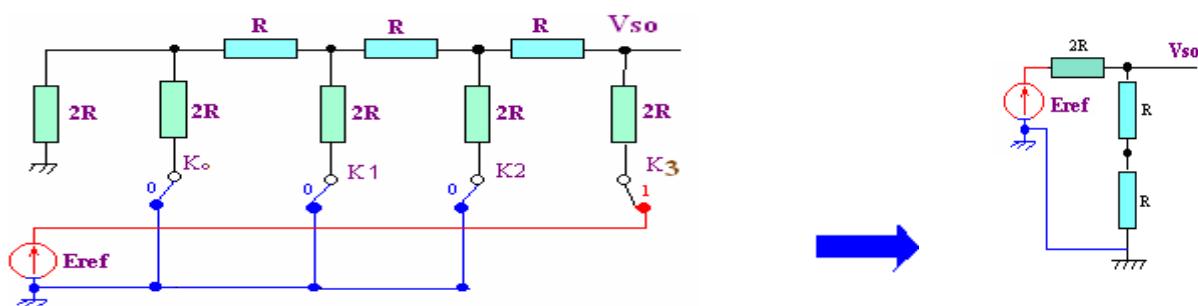
2-2) Analyse du montage

Chaque commutateur (k_3, k_2, k_1, k_0) peut être relié à la masse (position "0"), soit à la tension V_e (position "1").

On montre aisément que la résistance interne de ce réseau est R . En effet, si on suppose que tous les commutateurs sont à la masse, la résistance équivalente entre la sortie et la masse est R .



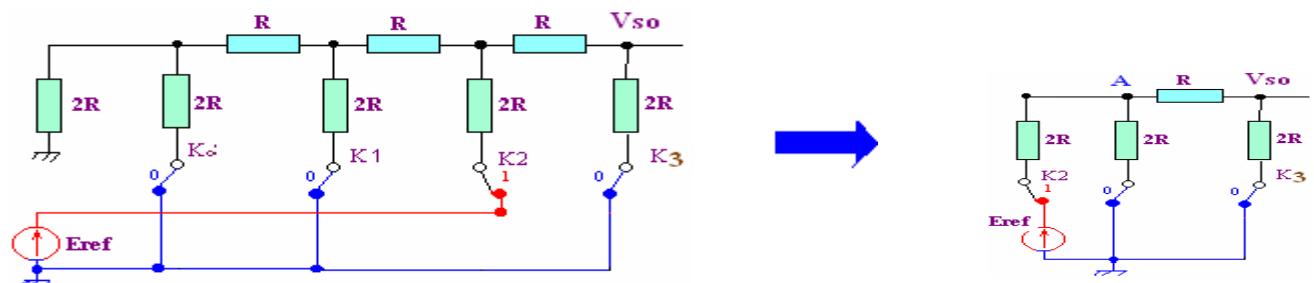
- Si le commutateur k_3 est seul en position "1" le schéma du réseau peut être simplifié :



La relation entre V_{s0} et V_{ref} est :

$$V_{s0} = \left(\frac{2R}{2R+2R} \right) V_{ref} = \frac{1}{2} V_{ref}$$

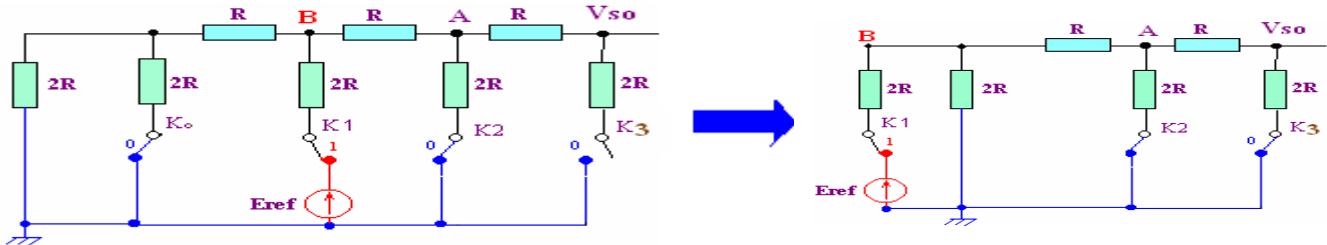
- Si le commutateur k_2 est seul en position "1" le schéma du réseau peut être simplifié



$$V_A = E_{ref} \frac{Req}{Req + 2R} + 2R \quad \text{avec } Req = \frac{6R}{5} \quad \text{donc } V_A = \frac{3}{8} E_{ref}$$

$$\text{Alors } V_{s0} = \frac{2}{3} V_A \quad \text{d'où } V_{s0} = \frac{E_{ref}}{4} \quad \text{Vs0} = \frac{E_{ref}}{2^2}$$

- Si le commutateur k_1 est seul en position "1" le schéma du réseau peut être simplifié



$$V_B = E_{\text{ref}} \text{Req1} / (\text{Req1} + 2R) \quad \text{avec } \text{Req1} = 22R/11 \quad \text{donc } V_B = 11E_{\text{ref}}/32$$

$$V_A = V_B \text{Req} / (\text{Req} + 2R) \quad \text{alors } V_A = 6V_B/11 \quad \text{comme } V_{S0} = 2V_A/3$$

$$V_{S0} = (2 * 6) V_B / (3 * 11) ; V_{S0} = (2 * 6) (11 E_{\text{ref}}/32) / (3 * 11)$$

$$V_{S0} = E_{\text{ref}} / 8 \quad V_{S0} = E_{\text{ref}} / 2^3$$

- Si le commutateur k_0 est seul en position "1" le schéma du réseau peut être simplifié
Et par analogie on peut dire que $V_{S0} = E_{\text{ref}} / 2^4$

2-3) Bilan :

$k_3 = 1, k_2 = 0, k_1 = 0, k_0 = 0$ mot binaire (1000)	entraîne	$V_{S0} = E_{\text{ref}} / 2$
$k_3 = 0, k_2 = 1, k_1 = 0, k_0 = 0$ mot binaire (0100)	entraîne	$V_{S0} = E_{\text{ref}} / 4$
$k_3 = 0, k_2 = 0, k_1 = 1, k_0 = 0$ mot binaire (0010)	entraîne	$V_{S0} = E_{\text{ref}} / 8$
$k_3 = 0, k_2 = 0, k_1 = 0, k_0 = 1$ mot binaire (0001)	entraîne	$V_{S0} = E_{\text{ref}} / 16$

D'après le théorème de superposition, si plusieurs commutateurs sont mis en position 1 simultanément, la tension de sortie sera la somme des tensions élémentaires.

A partir de ces résultats, on montre que V_{S0} peut se mettre sous la forme :

$$V_S = k_3 \cdot E_{\text{ref}} / 2^1 + K_2 \cdot E_{\text{ref}} / 2^2 + K_1 \cdot E_{\text{ref}} / 2^3 + K_0 \cdot E_{\text{ref}} / 2^4$$

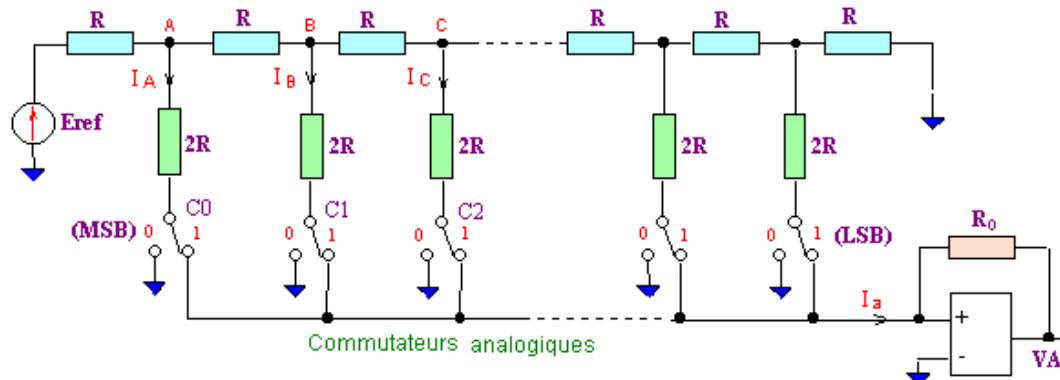
$$V_S = E_{\text{ref}} (k_3 / 2^1 + K_2 / 2^2 + K_1 / 2^3 + K_0 / 2^4)$$

- $(K_3 \cdot 2^3 + K_2 \cdot 2^2 + K_1 \cdot 2^1 + K_0 \cdot 2^0) = N$: c'est un nombre dont la valeur dépend des combinaisons des inverseurs (k_3, k_2, k_1, k_0) ; K_0 est le « LSB » et K_3 est le « MSB »
MSB (Maximum Significant Bit) :Le bit de plus fort poids.
LSB (Least Significant Bit) :Le bit de plus faible poids.

- $E_{\text{ref}} / 2^4 = K$ une constante dite le « quantum »
- En général pour n bits $V_S = K \cdot N$

2-4) variantes : CNA à réseau R-2R à échelle inversée.

Cette famille occupe à l'heure actuelle une place importante grâce à son prix accessible et ses performances supérieures à celles des montages précédents.

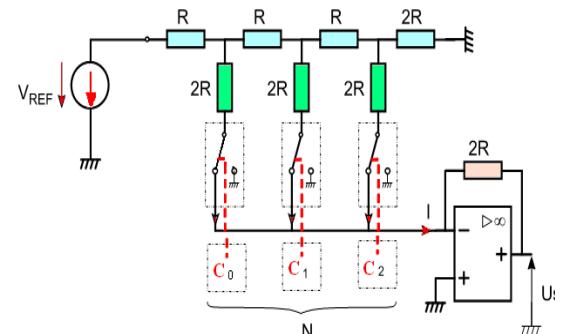


La structure de base reste un réseau R-2R mais le courant dans les résistances 2R circule toujours dans le même sens ; il est constamment orienté vers l'entrée de l'amplificateur ou la masse, qui sont pratiquement au même potentiel électrique.

On peut utiliser des résistances de fortes valeurs sans compromettre la vitesse de conversion, cette solution permet de diminuer les erreurs dues aux résistances de fuite (quelques centaines d'ohms) des commutateurs analogiques.

Le bit de plus fort poids se trouve inversé par rapport au CNA précédent

Pour mieux comprendre le fonctionnement de cette structure et ainsi simplifier les calculs, on va réduire le nombre de digits à 3. On généralisera ensuite les résultats au réseau R – 2R de la structure étudiée. Pour cela, on considère le montage suivant :

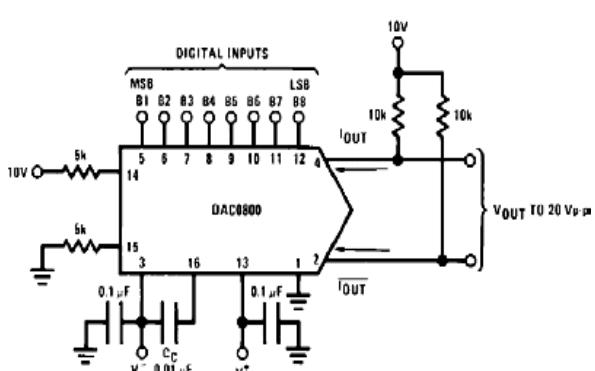


2-5) Convertisseurs intégrés : exemple du DAC0800

Les circuits intégrés industriels utilisent un principe similaire au précédent. A titre d'exemple, le DAC0800 de Motorola utilise des commutateurs analogiques en guise interrupteurs. Le DAC0800 est un CNA 8 bits rapide à sorties différentielles en courant (l'ALI final est à ajouter par l'utilisateur). La tension différentielle en sortie peut atteindre 20 V en chargeant avec deux résistances comme l'indique la Figure ci-contre.

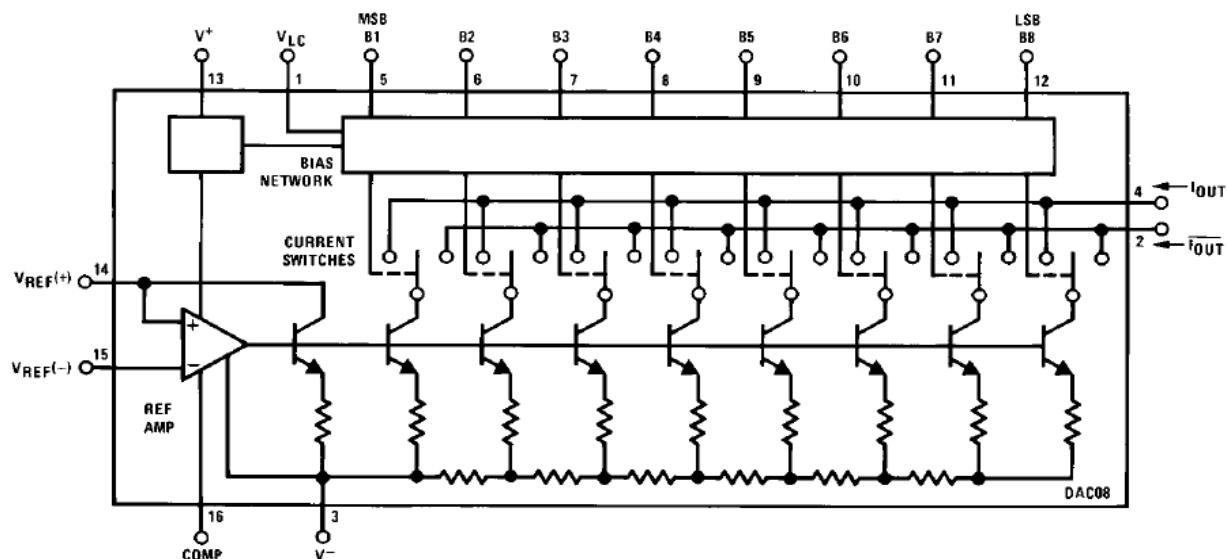
Caractéristiques principales

- Temps de conversion : 100 ns ;
- Erreur en pleine échelle : ± 1 LSB ;
- Tension en sortie jusqu'à 20 V ;
- Sorties complémentaires en courant ;
- Interfaçage direct en TTL et CMOS ;
- Alimentation de $\pm 4,5V$ à $\pm 18V$;
- Basse consommation : 33 mW à $\pm 5V$;
- Conversions unipolaires ou bipolaires ;
- Coût modéré.



Symbol et câblage du DAC0800.

La structure interne indiquée à la Figure ci-dessous, montre le bloc de décodage qui reçoit les 8 bits à convertir (broches 5 à 12) et contrôle les commutateurs. Ici les courants sont entrant dans le convertisseur et leurs poids binaires sont obtenus par des miroirs de courant. Les broches 4 et 2 fournissent les courants complémentaires, image de la conversion. La grandeur de référence, en tension ou en courant, est appliquée au niveau des broches 14 et 15. La notice complète fournit le mode de câblage et de nombreuses applications.



Architecture interne DAC0800 (Doc. Motorola).

3) Convertisseurs Analogique Numérique (CAN)

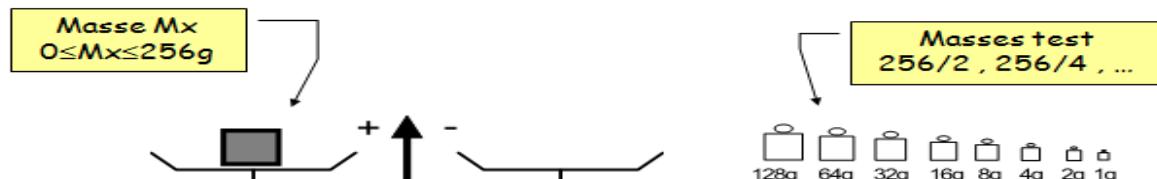
3.1 Convertisseurs à approximations successives par transfert de charge

Ils utilisent des transferts de charge dans un réseau de condensateurs pondérés. Le "cerveau" de ces CAN est un registre :

SAR = Successive Approximation Register

Principe d'une recherche par approximations successives

Principe de Dichotomie : on divise la plage de recherche par 2 à chaque étape :



1^{er} test : on compare M_x et 128g (le poids fort)
 - : $M_x < 128g$: on enlève la masse de 128g
 + : $M_x > 128g$: on conserve la masse de 128g

2^{ème} test : on ajoute 64g ...

On réalise une mesure de M_x en **8** tests
 avec une résolution de **1g**

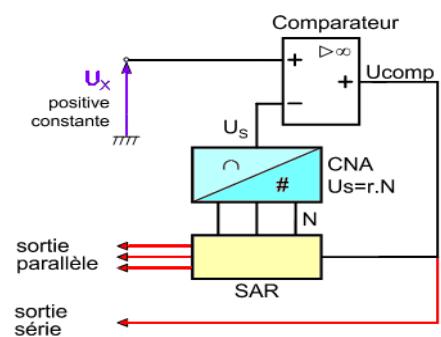
3-2) Schéma de principe d'un convertisseur à Approximations successives avec un CNA

Exemple d'un CAN 3 bits

Ce CAN utilise un CNA !

La sortie du CNA est une tension analogique $U_S = r.N$

On teste successivement les bits de N en débutant par le poids fort (MSB)



Le résultat du test est donné par le comparateur.

Exemple avec :

$r = 1V$ (résolution), $U_{PE} = 8V$ (tension en Pleine Echelle, U_{FS} Full Scale en anglais), $U_x = 4.5V$ (une valeur d'un échantillon de la tension **analogique à convertir**).

N	$U_S = r.N$	U_{comp}	
100b=4	4V	1	Test du MSB: $4.5 > 4$ on garde MSB à 1 ...
110b=6	6V	0	et on teste le bit suivant: $4.5 < 6$ on remet le bit à 0
101b=5	5V	0	$4.5 < 5$, le LSB = 0, le nombre cherché est 100b

Sortie série (poids fort en 1^{er})

Sortie parallèle : 100b

Pour un CAN de n bits il faudra n tests

Sortie série (poids fort en 1^{er}) Sortie parallèle : 100b Pour un CAN de n bits il faudra n tests

3-3) Convertisseurs intégrés : exemple de ADC 0808

Description générale :

Les composants ADC0808 et ADC0809 sont des circuits monolithiques CMOS d'acquisition de données, comprenant un Convertisseur Analogique Numérique de 8 bits, un Multiplexeur de 8 voies et un circuit logique de contrôle compatible multiprocesseurs.

La technique de CAN utilisée est celle des approximations successives mettant en œuvre, outre la logique de contrôle, un réseau R//2R de résistances, un réseau de commutateurs analogiques (Switch) ainsi qu'un comparateur.

Le multiplexeur 8 voies permet d'accéder à une quelconque entrée analogique parmi 8, selon le code binaire des adresses de poids faible 'A2 A1 A0' = 'C B A' présenté à l'entrée du décodeur d'adresses interne au composant. Le code des adresses est verrouillé sur une impulsion au niveau haut appliquée sur l'entrée ALE (Broche 22).

L'interfaçage avec un microprocesseur est facilité par le décodage latché des adresses et les sorties 3 états compatible TTL.

La configuration interne au circuit élimine le besoin d'un réglage de zéro et de pleine échelle.

Valeurs limites:

Tension d'alimentation $V_{CCMax} = 6,5V$;

Tension sur chaque broche, exceptées celles de contrôle: de - 0,3V à VCC +

0,3V; Tension des entrées de contrôle (START; 0E; CLOCK; ALE; ADDA;

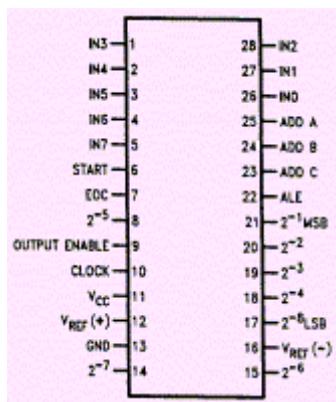
ADDB; ADDC) : de -3V à +15V ;

Puissance dissipée: 875 mW;

Fréquence d horloge: 10 Khz < $F_{CLK} < 1280$ Khz.

Caractéristiques:

- 1) Tension d'alimentation $V_{CCMax} = 5V$;
- 2) Résolution: 8bits ;
- 3) Faible consommation : 15mW ;
- 4) Durée d'un cycle de conversion : $100\mu s$;
- 5) Plage de température de fonctionnement : de - $40^{\circ}C$ à $+85^{\circ}C$ ou de - $55^{\circ}C$ à $+125^{\circ}C$;
- 6) Erreur totale sans ajustement :
 - ± 1 LSB pour le circuit ADC 0809 ;
 - $\pm 1/2$ LSB pour le circuit ADC 0808.



Rôle des broches:

START : impulsion positive donnant l'ordre du début de Conversion Analogique Numérique ;

ALE (Adress Latch Enable) : entrée de validation des adresses active sur un niveau haut de tension ;

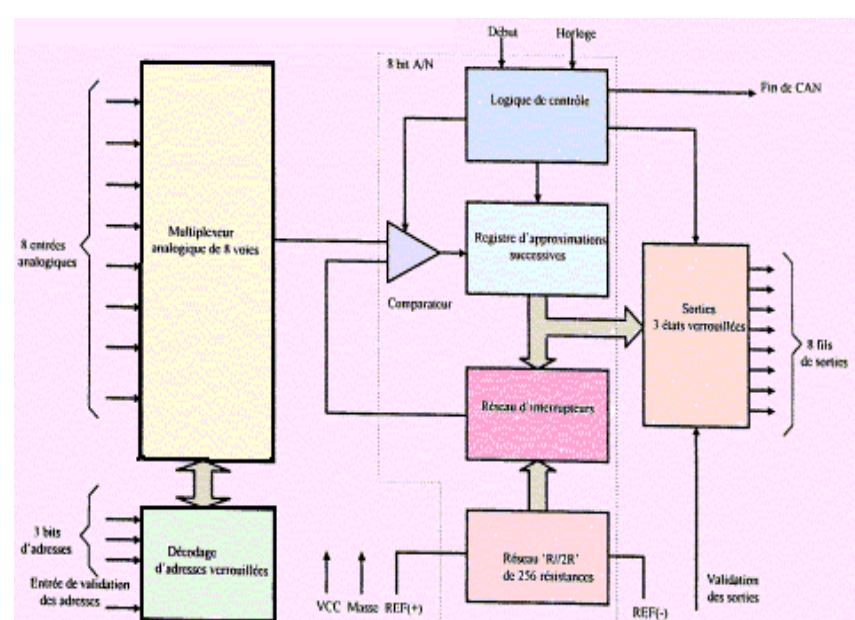
EOC (End Of Conversion) : front montant signifiant la fin d'un cycle de Conversion Analogique Numérique ;

0E (Output Enable) : signal de validation du résultat de la CAN.un niveau " haut" de tension appliqué sur cette broche (Br 9) amène le C.A.N. à déposer sur le bus de données le résultat numérique $N = [D7 ; D6 ; D1; D0]$ de la C.A.N; un niveau "bas" de tension sur la broche 0E' force les sorties du C.A N. à l'état dit de "Haute Impédance" (H.I).

Synoptique du composant ADC 0808:

Sélection des entrées analogiques :

Entrée analogique sélectionnée	C	B	A
IN0	0	0	0
IN1	0	0	1
IN2	0	1	0
IN3	0	1	1
IN4	1	0	0
IN5	1	0	1
IN6	1	1	0
IN7	1	1	1

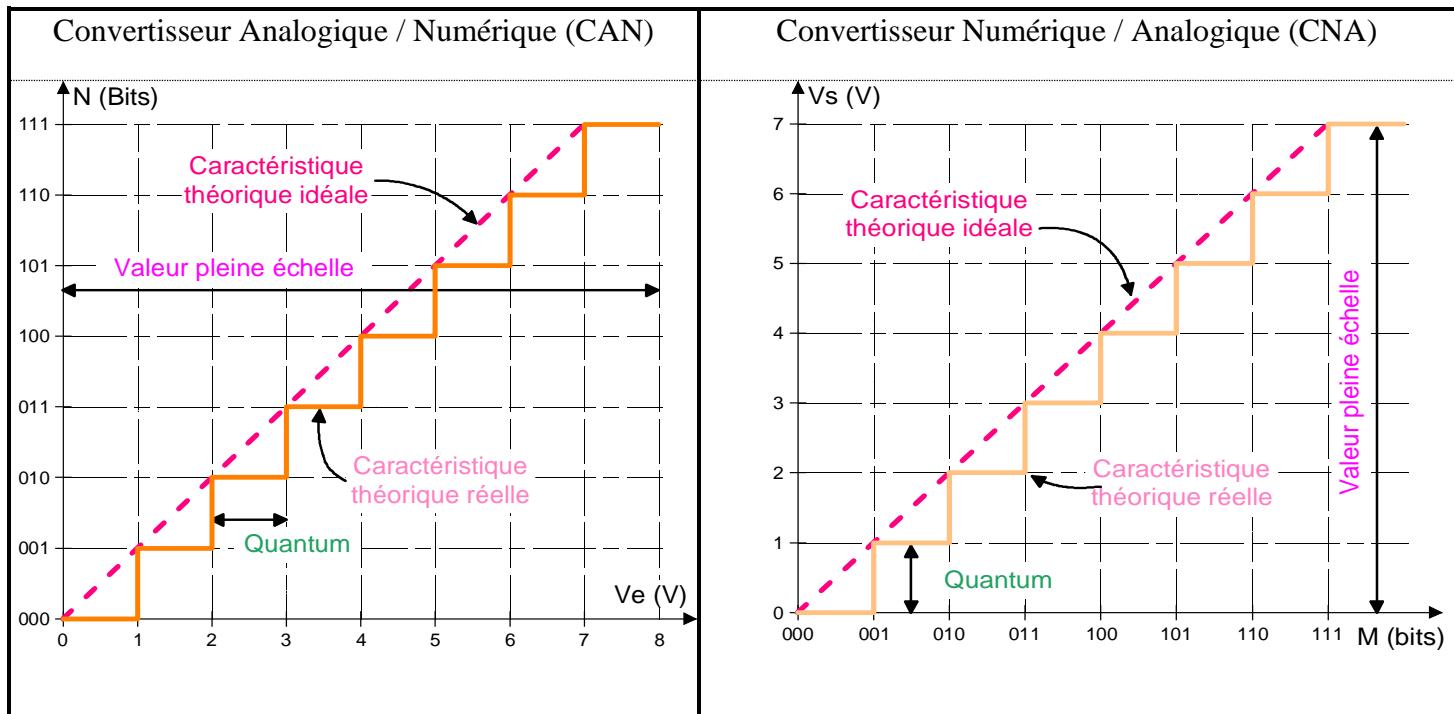


Le code numérique 'N' de sortie pour une quelconque valeur de la tension d'entrée V_{IN} s'obtient par :

4) Caractéristiques des convertisseurs

$$N = \left[\frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \right] \times 256 \pm \text{précision absolue}$$

Caractéristique de transfert



Résolution et Quantum d'un convertisseur

Définition de la résolution

(CAN)	(CNA)
<p>La résolution est la plus petite variation du signal analogique d'entrée qui provoque un changement d'une unité sur le signal numérique de sortie. Elle est liée au quantum.</p> <p>La valeur du quantum dépend de la tension Pleine Echelle (PE,FS), elle est donnée par la relation :</p>	<p>La résolution est la plus petite variation qui se répercute sur la sortie analogique à la suite d'un changement d'une unité sur le signal numérique d'entrée. Elle est liée au quantum.</p> <p>La valeur du quantum dépend de la tension Pleine Echelle (PE,FS), elle est donnée par la relation :</p>

Unité : La résolution est définie en % de la pleine échelle (FULL SCALE ou FS). La valeur pleine échelle est donnée dans la documentation du circuit.

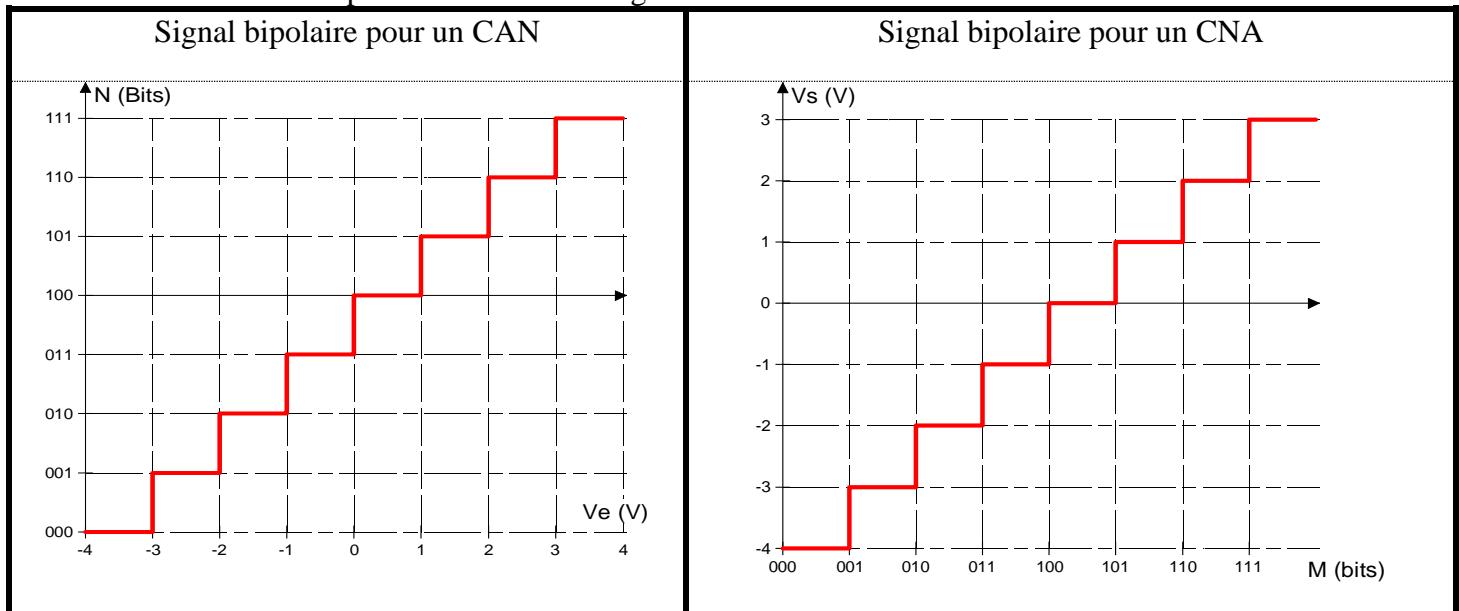
Pour les deux convertisseurs ci-dessus le quantum est : (CAN)
 (CNA)

Codage des valeurs

Les codages les plus courant sont :

- Pour les nombres non signés :
 - Le binaire naturel
 - Le B.C.D
- Pour les nombres signés :
 - Le complément à deux
 - Le binaire signé (1XX pour les nombres négatifs et 0XX pour les positifs)

Exemples de code binaire signé



Temps de conversion - temps d'établissement (Settling time)

(CAN)	(CNA)
Temps minimum nécessaire au convertisseur pour stabiliser la donnée numérique en sortie après qu'une tension analogique stable ait été appliquée à l'entrée du CAN.	Temps minimum nécessaire à la stabilisation de Vs après une transition du mot numérique appliquée à l'entrée du CNA.

3) Imperfection des convertisseurs

Précision (Accuracy)

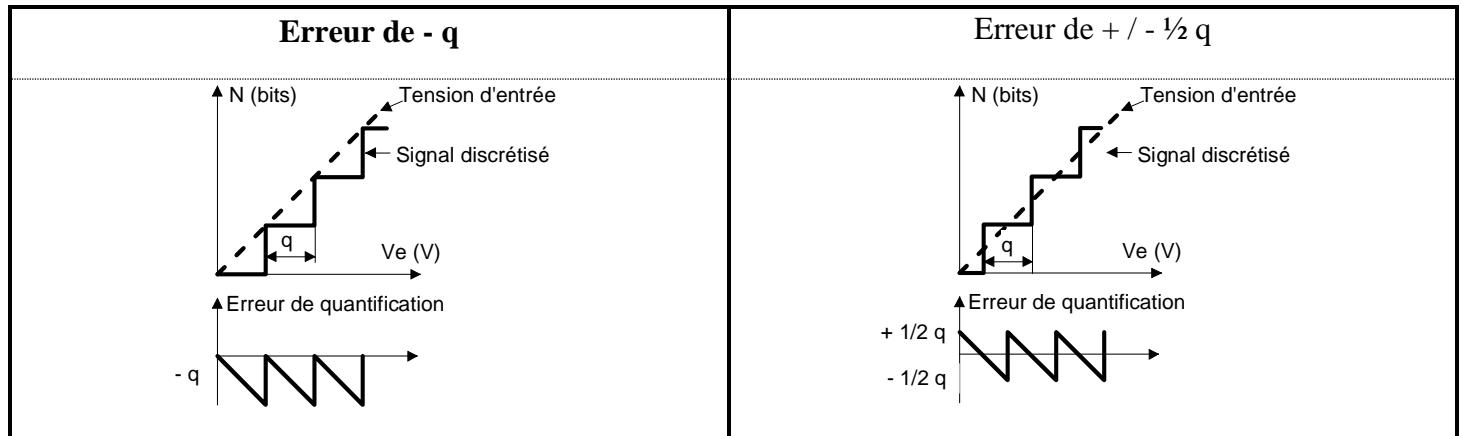
Définition : Elle caractérise l'écart maximal entre la valeur théorique de sortie et la valeur réelle. Elle tient compte de toutes les erreurs citées ci-après.

Unité : Elle s'exprime :

- en % de la valeur pleine échelle,
- ou en multiple du quantum.

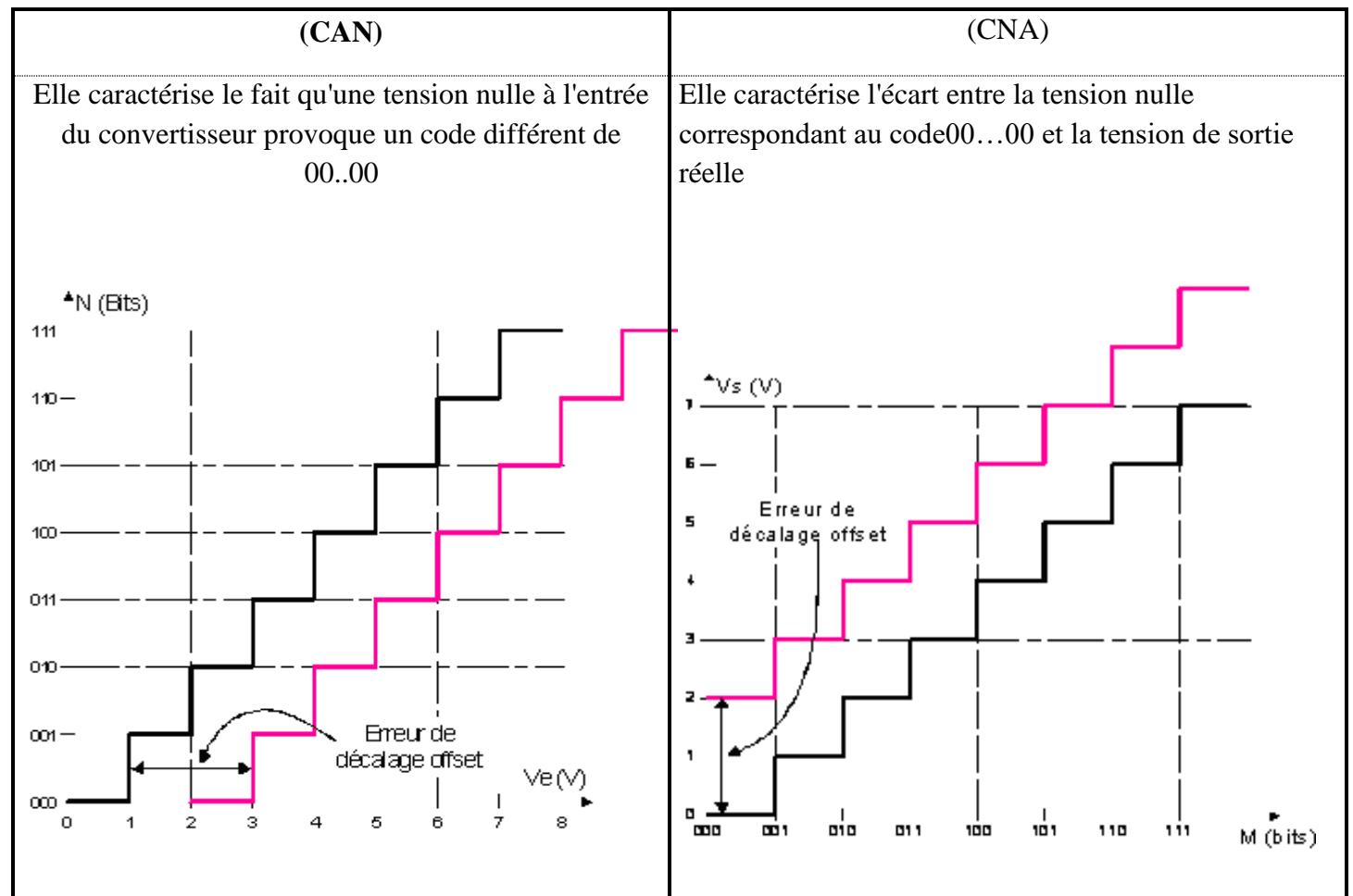
Erreur de quantification des convertisseurs Analogiques / Numériques

Cette erreur, systématique, est due à la discréttisation du signal d'entrée sur les convertisseurs analogiques / numériques. Elle est en générale de **+ ou - 1LSB ou +/- 1/2LSB**.



Erreur de décalage (Offset error)

Définition



Unité

Elle est exprimée :

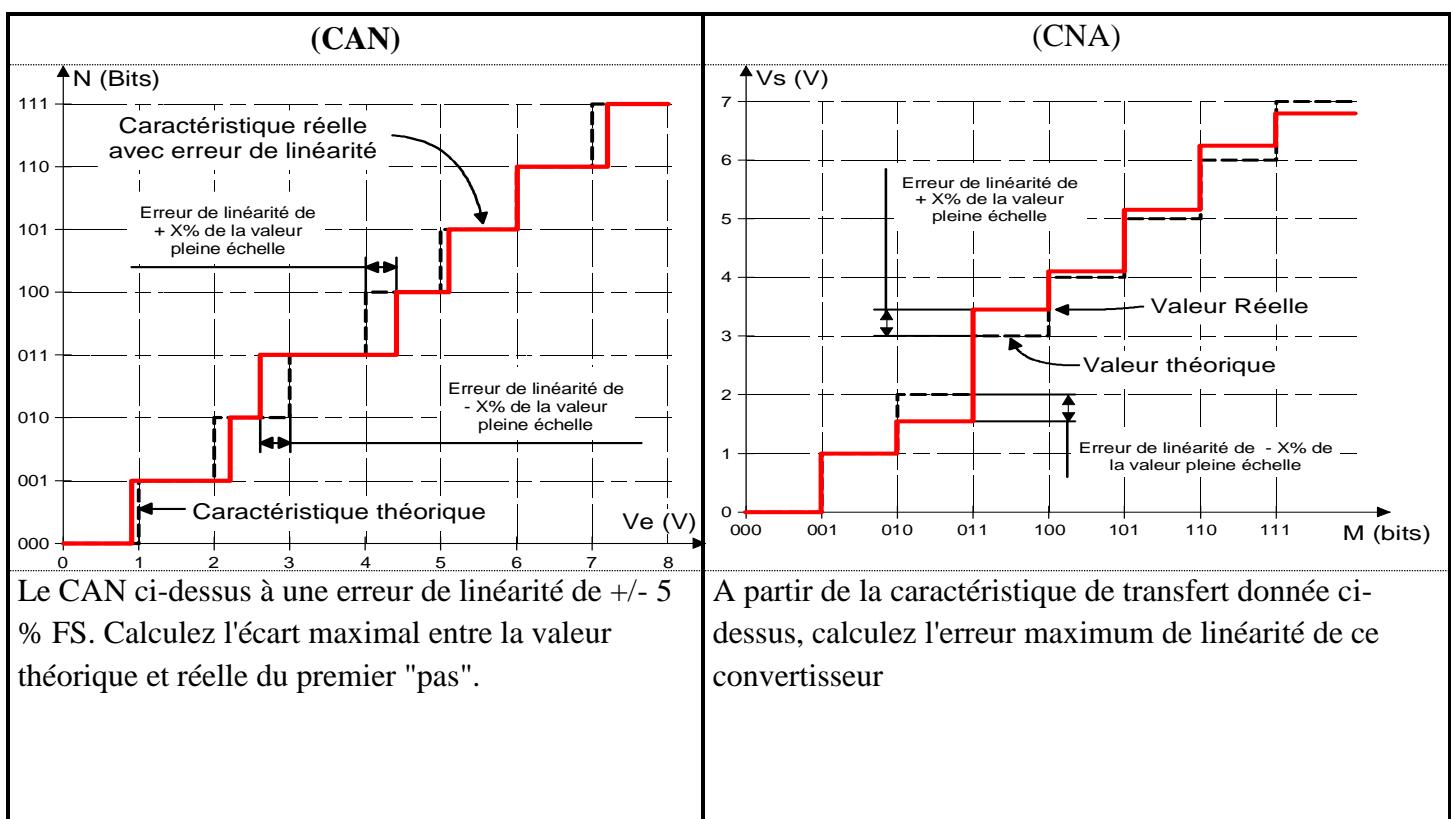
- en % de la valeur pleine échelle (+/- 0,2 % FS)
- ou en multiple du quantum.

Erreur de linéarité

Définition : Elle caractérise la variation autour de la sortie théorique de la sortie réelle.

Unité : Elle est exprimée :

- en % de la valeur pleine échelle (+/- 0,2 % FS)
- ou en multiple du quantum.

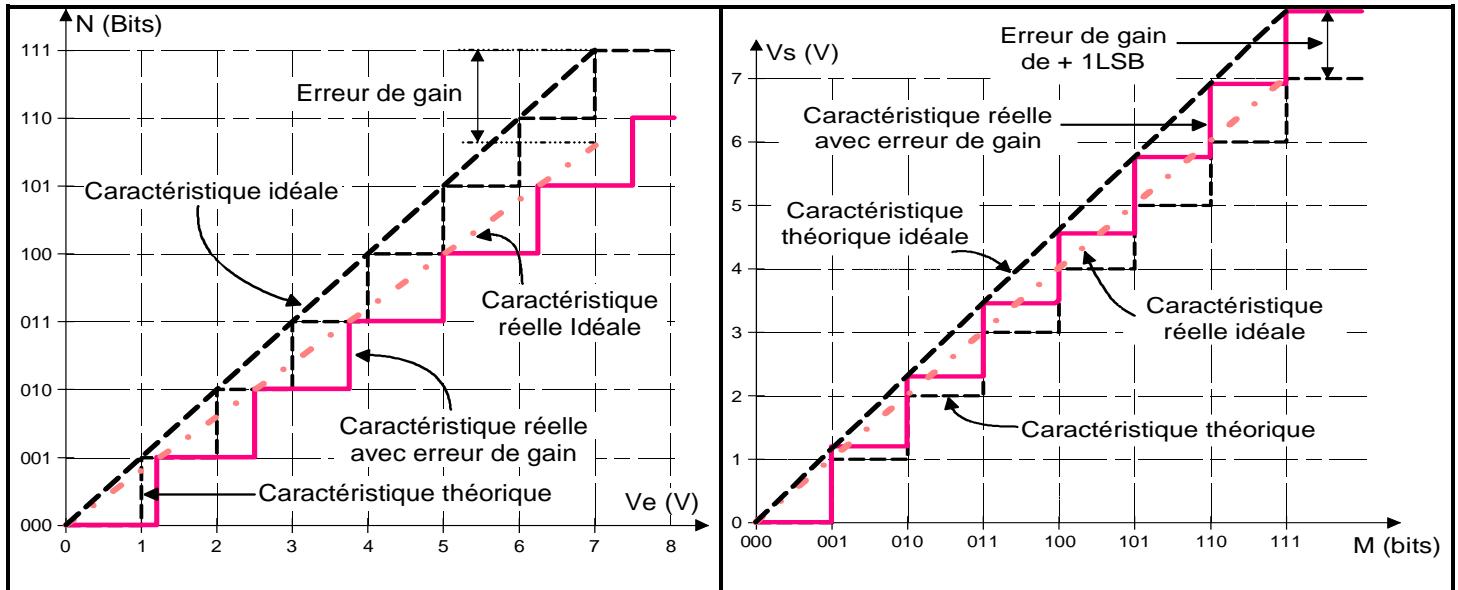


Erreur de gain (Gain Error)

Définition

Elle caractérise une pente différente entre la caractéristique de transfert théorique et réelle

<p>(CAN)</p>	<p>(CNA)</p>
---------------------	---------------------



Unité

Elle est exprimée :

en % de la valeur pleine échelle (+/- 0,2 % FS) ou en multiple du quantum.

ETUDE DU CIRCUIT INTEGRATEUR

Le courant i_c circulant dans un condensateur est donné par la relation :

$$I_c = C \frac{dU_c}{dt}$$

Dans le montage ci-contre, le courant i_c circule dans la résistance R et dans le condensateur C , donc :

$$\left. \begin{aligned} I_c &= -C \frac{dU_c}{dt} \\ I_c &= \frac{U_e}{R} \end{aligned} \right\} U_s(t) = -\frac{1}{RC} \int U(t) dt$$

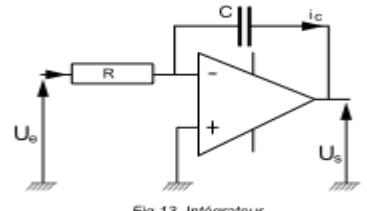


Fig. 13 Intégrateur

Le signal de sortie du montage U_s est l'intégrale du signal d'entrée à une constante près. C'est aussi un filtre passe-bas : **filtre les fréquences basses**.

On constate que si la constante de temps $\tau = R.C$ du circuit est plus grande que la période du signal, on obtient en sortie une tension qui est pratiquement égale à l'intégrale du signal d'entrée.