

## Chapitre 3

### Génération d'impulsions (signaux)

#### I. Généralités

Les multivibrateurs sont des montages qui permettent de générer en sortie une tension rectangulaire donc les niveaux hauts et bas sont plus ou moins stables. En fonction de cette stabilité, on distingue:

- Les multivibrateurs astables.
- Les multivibrateurs monostables.
- Les multivibrateurs bistables

Les astables sont des autos-oscillateurs, car ils ne reçoivent aucune impulsion de l'extérieur alors que les monostables et les bistables sont les oscillateurs de déclenchement. Tout multivibrateur comporte obligatoirement les organes suivants:

- Un élément actif (le transistor, l'amplificateur opérationnel, les portes logiques etc.)
- Un organe accumule de l'énergie (le condensateur)
- Un organe qui dissipe de l'énergie (résistance)

En fonction de l'élément actif, on distingue les multivibrateurs à transistor, les multivibrateurs à porte logiques et enfin les multivibrateurs à circuit intégré (NE555 ; 74121).

#### II. Les multivibrateurs astables

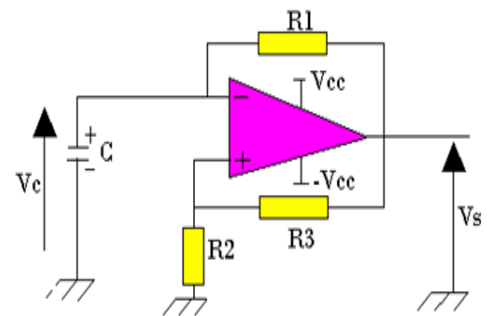
Un astable ou horloge est un dispositif qui change d'état spontanément sans qu'il soit nécessaire de lui appliquer une impulsion de commande. Il délivre à sa sortie un signal rectangulaire caractérisé par sa période T et son rapport cyclique  $\beta = T_1/T$

$T_1$ : durée du niveau haut.

##### II.1 Astable à ampli opérationnel

###### a- montage

###### b- fonctionnement



$$V_R = \frac{R_2 \cdot V_s}{R_2 + R_1} \quad V_c = V_s - V_R = \frac{Z_c \cdot V_s}{Z_c + R_1}$$

$$\text{Lorsque } V_s = V_{sat} \quad \Leftrightarrow \quad V_R - V_c > 0 \\ \Leftrightarrow \quad V_R > V_c$$

$$V_H = \frac{R_2 \cdot V_{sat}}{R_2 + R_3} > V_c \quad \text{Le condensateur C se charge à travers R1}$$

$$V_s = -V_{sat} \quad \Leftrightarrow \quad V_R - V_c < 0 \quad \Leftrightarrow \quad V_R < V_c$$

$$V_B = \frac{-R_2 \cdot V_{sat}}{R_2 + R_3} < V_c \quad \text{Le condensateur se décharge à travers R1}$$

###### c- chronogramme

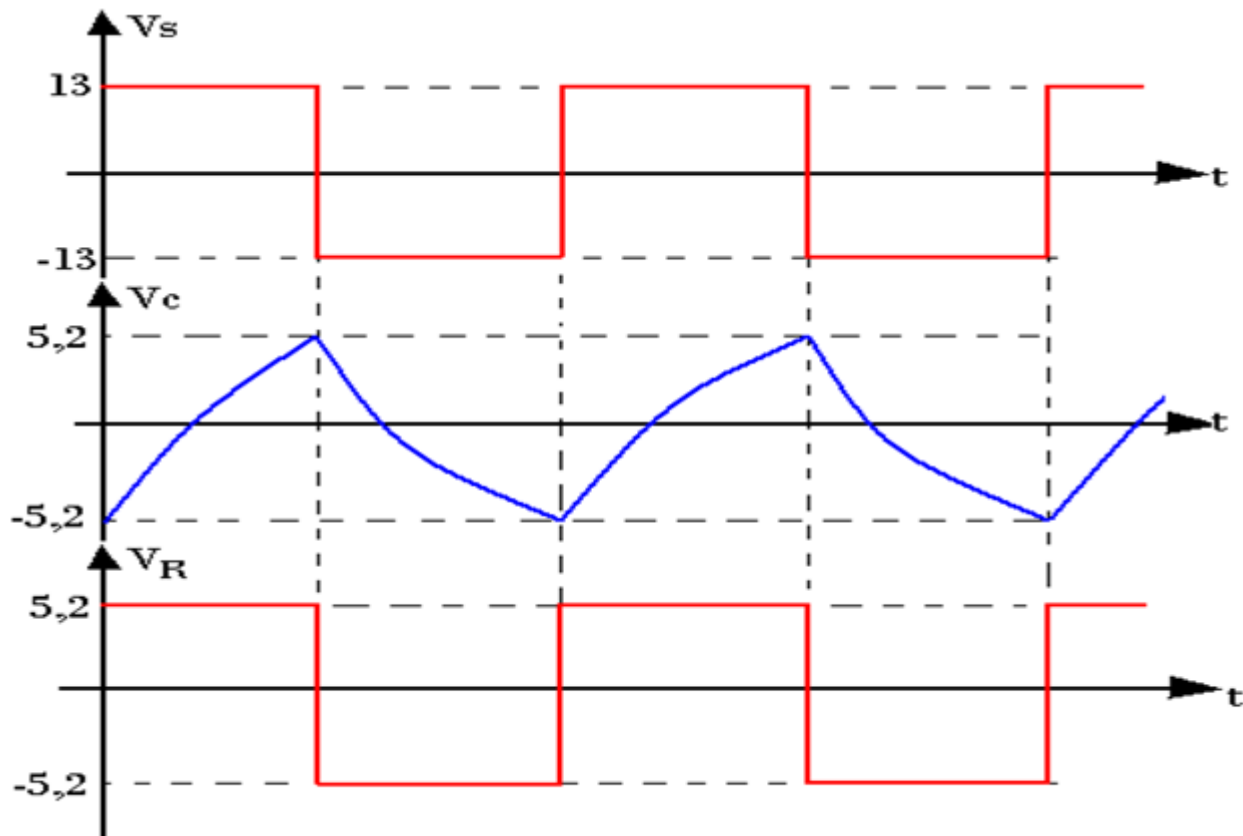
### Exemple:

$$V_{cc} = 15V \quad V_{sat} = 13V \\ R1 = 10K\Omega \quad C = 100\mu F$$

$$R2 = 1K\Omega \quad R3 = 1,5K\Omega$$

$$V_R = \frac{1}{1+1,5} \cdot V_S = 0,4 V_S$$

$$V_S = V_{sat} \quad \Leftrightarrow \quad V_R = 5,2V = V_H \\ V_S = -V_{sat} \quad \Leftrightarrow \quad V_R = -5,2V = V_B$$



## II.2 Astable à NE555

### a- Structure et fonctionnement du NE555

La NE555 est un circuit de 8 broches, sa tension d'alimentation varie entre 4V et 16V. Il est donc compatible avec les TTL et les CMOS. Il peut fournir un courant allant jusqu'à 200mA. La broche 8 est reliée à l'alimentation et la broche 1 est reliée à la masse. La broche 2 est reliée à l'entrée inverseuse du comparateur  $A_2$ , alors que l'entrée non inverseuse de  $A_2$  donne une tension de référence égale à  $1/3V_{cc}$ . Lorsque  $e^+_1 > e^-_2$  la tension  $V_S$  passe au niveau haut et la sortie de la bascule est mise à 1. Si  $e^-_2 > e^+_2$  la sortie du comparateur reste au niveau bas.

La broche 6 est reliée à l'entrée non inverseuse du comparateur  $A_1$  alors que l'entrée inverseuse sert de tension de référence et on a  $2V_{CC}/3$ . Lorsque  $e^+_1 > e^-_1$  la sortie  $V_R$  passe au niveau haut et la bascule est remise à 0.

La broche 7 est reliée au collecteur d'un transistor commandé par la tension de sortie  $\overline{Q}$  de la bascule RS. Pour  $\overline{Q} = 0$ , le transistor est bloqué et le circuit de sortie du transistor est ouvert. Pour  $\overline{Q} = 1$  le transistor est saturé et le circuit de sortie se comporte comme un court-circuit, c'est sur cette broche que sera raccordé les condensateurs utilisés dans les applications du NE555. La broche 4 constitue la remise à 0 de la bascule. Elle a la priorité sur toutes les autres entrées. La broche 5 est souvent inutilisée, la broche 3 est la sortie.

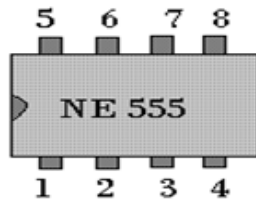


figure1: Brochage du NE 555

R	S	$Q_{n+1}$
0	0	$Q_n$
0	1	1
1	0	0
1	1	Interdit

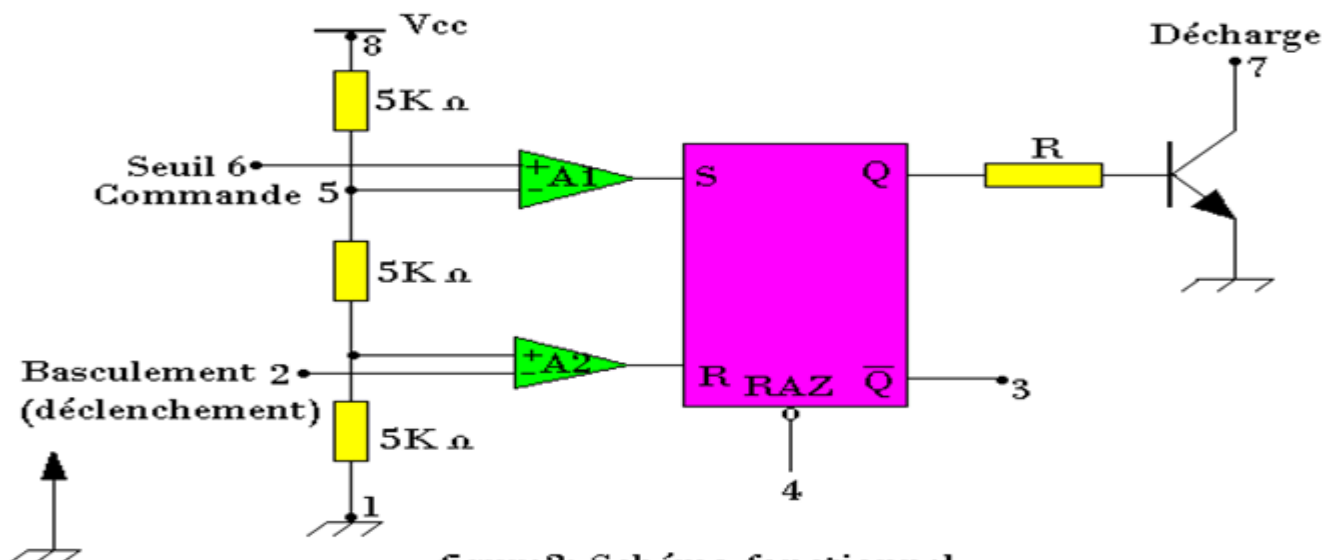


figure2: Schéma fonctionnel

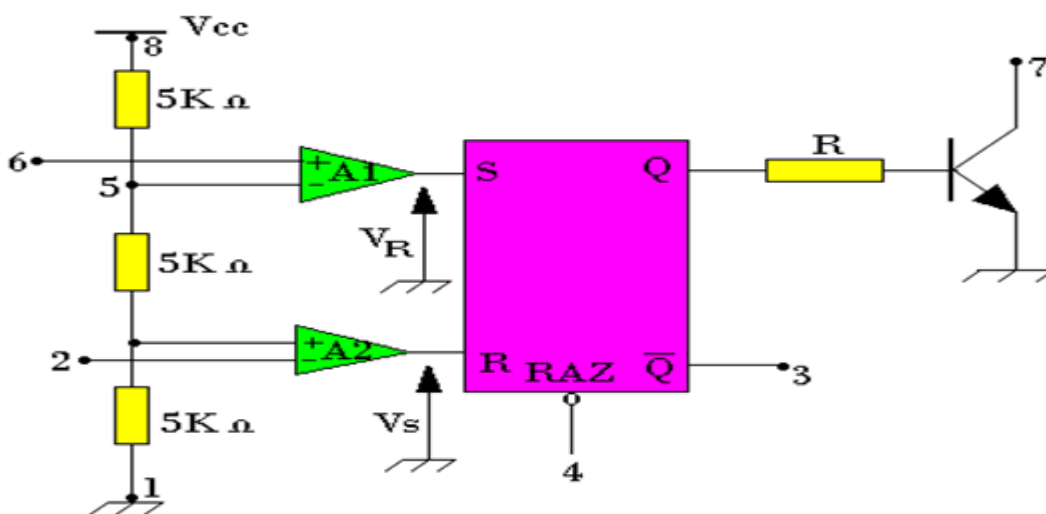


figure3: Schéma fonctionnel

## b) Description et fonctionnement

### Etude de l'astable à NE555

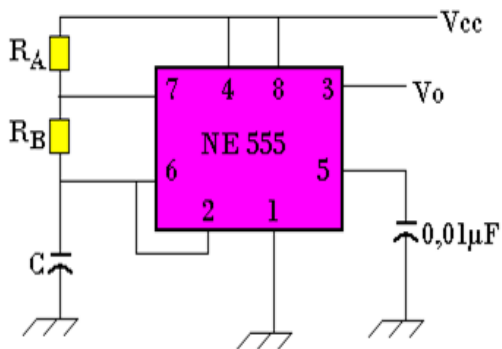


figure1: Astable à NE 555

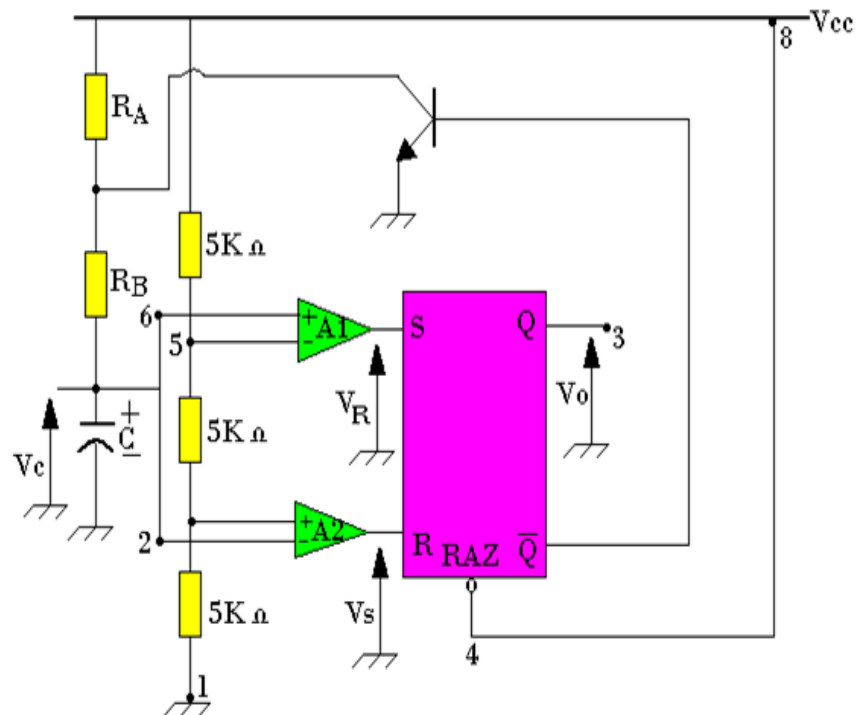
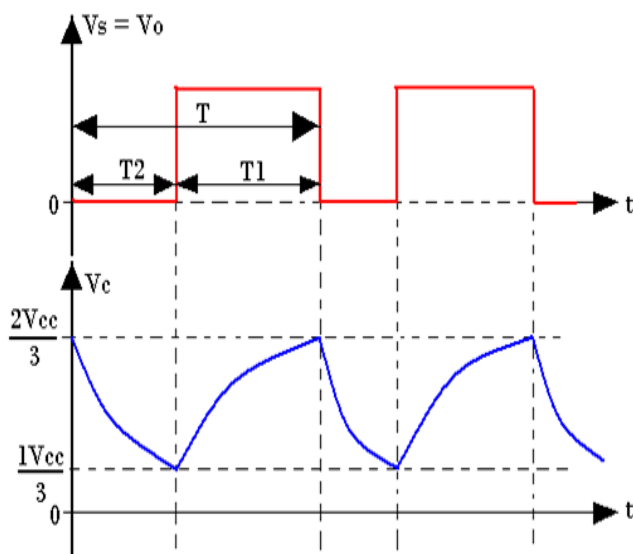


figure2: Astable à NE 555, schéma interne



$$T_1 = 0,7(R_A + R_B)C \quad \text{et} \quad T_2 = 0,7R_B C \quad T = T_1 + T_2 = 0,7(R_A + 2R_B)C$$

#### b- Fonctionnement:

Nous nous plaçons en régime établi (permanent), le condensateur subit une succession de charge et de décharge évoluant entre  $V_{CC}/3$  et  $2V_{CC}/3$ .

Lorsque  $Q=1$  ;  $\bar{Q}=0$ , le transistor est bloqué et le condensateur se charge jusqu'à la valeur de  $2V_{CC}/3$  à travers les résistances  $R_A$  et  $R_B$ . Lorsque la tension  $V_C$  veut dépasser  $2V_{CC}/3$ , la sortie du comparateur  $A_1$  passe à "1" et entraîne  $Q=0$  et  $\bar{Q}=1$ , le transistor se sature et la broche "7" sera mise à la masse. Le condensateur va se décharger à travers  $R_B$  jusqu'à  $V_{CC}/3$ . Lorsque  $V_C$  veut aller en deca de  $V_{CC}/3$ , le comparateur  $A_2$  passe à 1. Et fait basculer  $Q=1$  et  $\bar{Q}=0$  et le cycle recommence.

### III. Les multivibrateurs monostables

C'est un circuit ou montage qui possède 2 états (un état stable et un état instable), celui-ci étant à l'état stable une impulsion de commande ou de déclenchement le fait passer à l'état instable. La durée T de cet état instable est indépendante de la forme et de l'intensité de l'impulsion de commande mais dépend plutôt d'un réseau RC. Le monostable réalise une fonction de temporisation utilisée chaque fois que l'on souhaite déclencher un dispositif avec retardement. Suivant les montages ou les besoins de temporisation, la temporisation peut aller de quelques micros secondes à quelques heures.

#### a- Monostable à l'ampli opérationnel

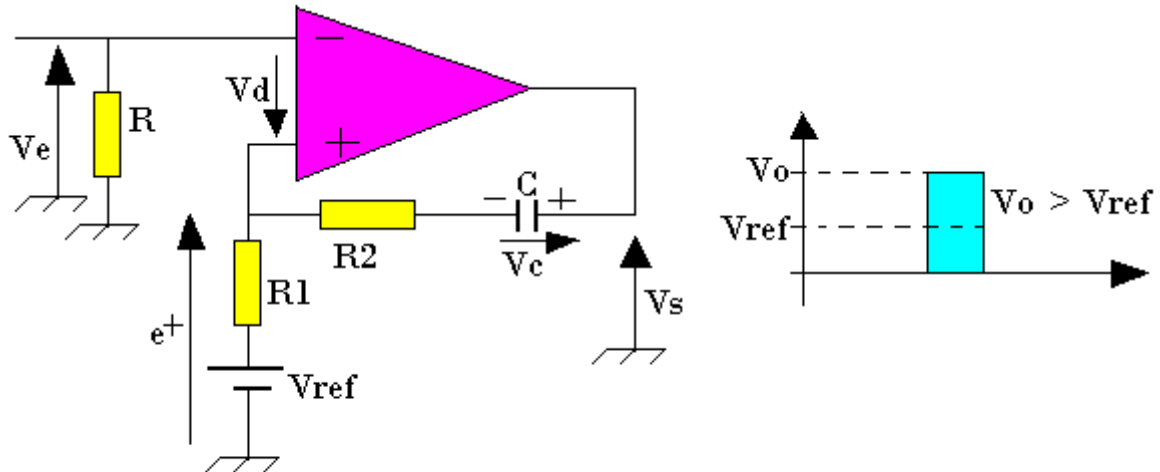
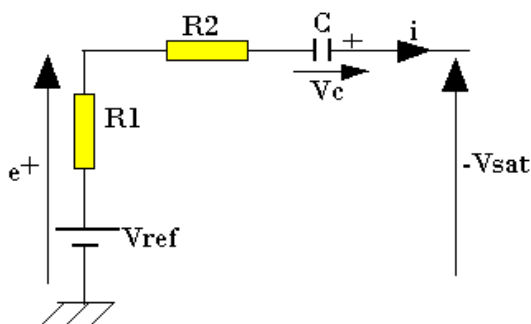


figure 1:

#### Etude de la figure1:

- Etude de l'état stable: A  $t=t_0$  ; on a  $V_e=0$  ; le courant  $i=0$   $e^+=V_{ref}$  et  $V_S=V_{Sat}$  et  $V_C=V_{Sat}-V_{ref}$
- Etude de l'état instable: A  $t=t_1$  ;  $V_e=V_0$  ;  $V_S=-V_{Sat}$  car  $V_{ed}=V_{ref}-V_0<0$ . La charge initiale du condensateur est  $V_{Ci}=V_{Sat}-V_{ref}$



$$i = \frac{V_{ref} + V_c + V_{sat}}{R_1 + R_2}$$

$$e^+ = V_{ref} - R_1 \cdot i = V_{ref} - R_1 \frac{V_{ref} + V_c + V_{sat}}{R_1 + R_2}$$

$$e^+ = V_{ref} - R_1 \frac{V_{ref} + V_{sat} - V_{ref} + V_{sat}}{R_1 + R_2}$$

$$e^+ = V_{ref} - \frac{2R_1 \cdot V_{sat}}{R_1 + R_2}$$

Le condensateur va se décharger en visant la valeur  $-V_{Sat}-V_{ref}$ . Cette décharge se passe à travers les résistances  $R_1+R_2$  tant que  $e^+<0$  ;  $V_S=-V_{Sat}$  la fin de l'état instable correspond à  $e^+=0$  (instant  $t_3$ ). A cet instant

$$e^+ = 0 \quad \Leftrightarrow \quad V_{ref} - R_1 \frac{V_{ref} + V_c + V_{sat}}{R_1 + R_2} = 0$$

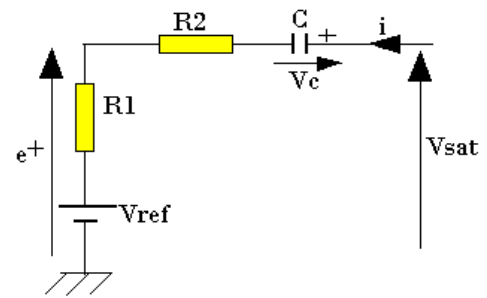
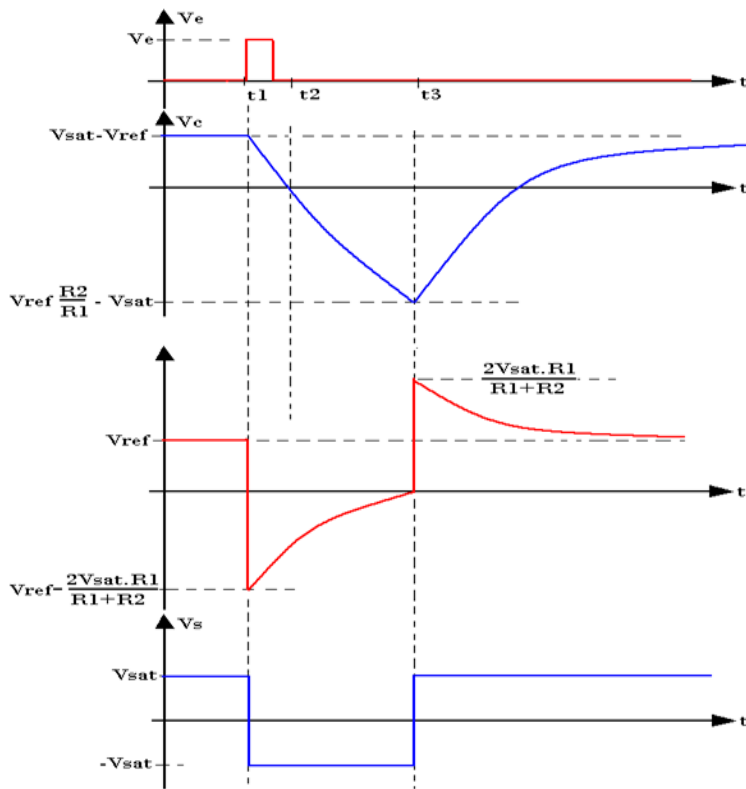
$$\Leftrightarrow \quad V_{ref}(R_1 + R_2) = R_1(V_{ref} + V_c + V_{sat})$$

$$\Leftrightarrow \quad V_{ref} \cdot R_2 - R_1 \cdot V_{sat} = R_1 \cdot V_c$$

$$\Leftrightarrow \quad V_c = V_{ref} \cdot \frac{R_2}{R_1} - V_{sat}$$

- Etude de la phase de récupération:

à  $t=t_3$  il y'a basculement et on a  $V_S=V_{Sat}$ . Le condensateur C va se charger à nouveau à la valeur  $V_{Sat}-V_{ref}$



$$V_c = V_{ref} \cdot \frac{R_2}{R_1} \cdot V_{sat} \quad i = \frac{V_{sat} - V_c - V_{ref}}{R_1 + R_2}$$

$$e+ = V_{ref} + R_1 \cdot i$$

$$e+ = V_{ref} + R_1 \left( \frac{V_{sat} - V_{ref} \cdot \frac{R_2}{R_1} + V_{sat} - V_{ref}}{R_1 + R_2} \right)$$

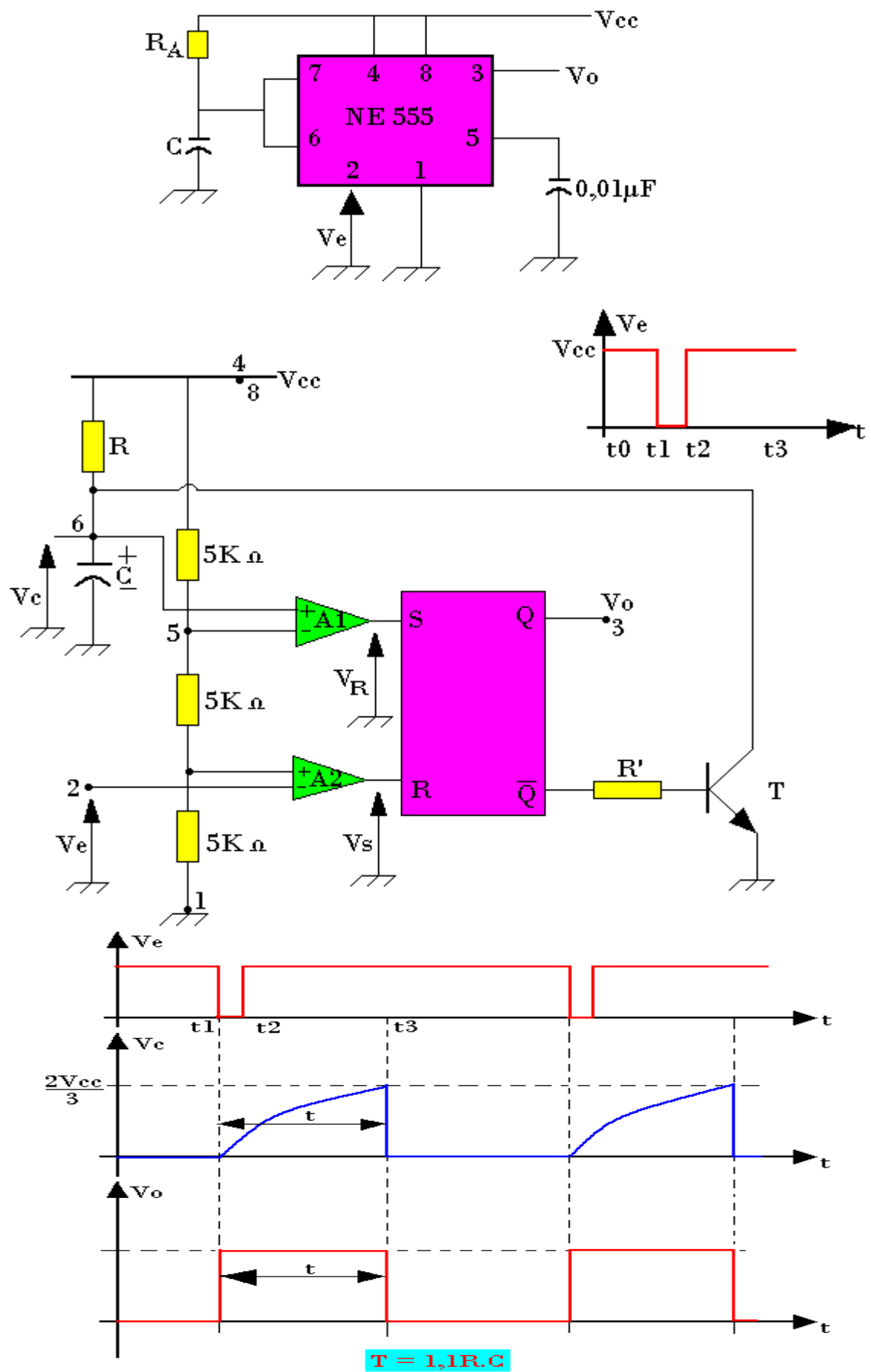
$$e+ = V_{ref} + R_1 \left[ \frac{2V_{sat} - V_{ref} \left( 1 + \frac{R_2}{R_1} \right)}{R_1 + R_2} \right]$$

$$e+ = \frac{2R_1 \cdot V_{sat}}{R_1 + R_2}$$

### Fonctionnement:

$\overline{Q} = 0$  T bloqué, C se charge  $\overline{Q} = 1$  T saturé, C se décharge.

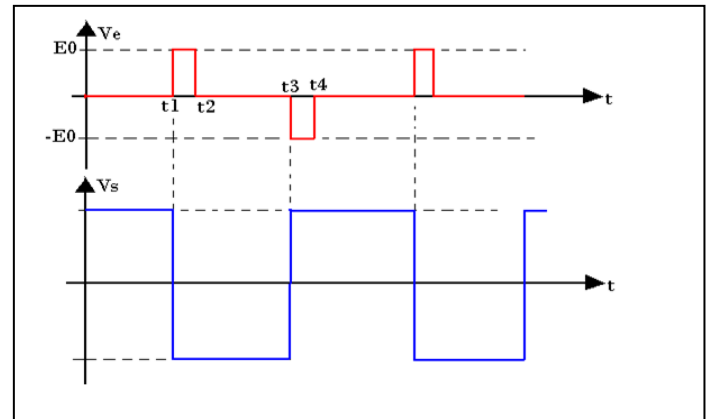
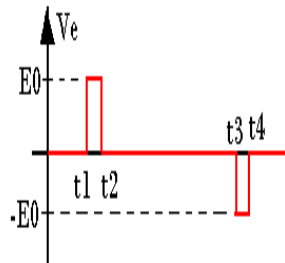
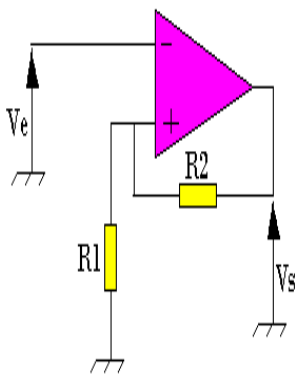
- Etude de l'état stable: à  $t=t_0$ , le condensateur C est complètement déchargé,  $V_C=0$ ,  $V_e=V_{CC}$  et  $S=0$ ;  $R=0$ , le transistor étant saturé  $\overline{Q} = 1$  et  $Q=0$
- Etude de l'état instable: à  $t=t_1$  on applique une impulsion  $V_e=0V$ ;  $S=1$  et  $R=0$ ;  $Q=1$  et  $\overline{Q} = 0$ . Le transistor se bloque, le condensateur se charge à travers R. Après la disparition de l'impulsion à l'instant  $t=t_2$  on aura  $V_e=V_{CC}$ ;  $S=0$   $R=0$  d'où  $Q=1$  et  $\overline{Q} = 0$ , le transistor reste bloqué. L'état instable va prendre fin lorsque  $V_{Sc}=2V_{CC}/3$
- Etude de récupération: à  $t=t_3$  on a  $V_C$  est légèrement supérieure à  $2V_{CC}/3$   $R=1$  et  $S=0$   $Q=0$  et  $\overline{Q} = 1$ , le transistor se sature et la patte 7 est mise à la masse, le condensateur se retrouve en court-circuit et se décharge donc très rapidement et on se retrouve à l'état initial.



#### IV. Multivibrateurs bistables

C'est un système qui possède deux états stables. On passe d'un état à l'autre par l'action d'une impulsion de déclenchement. Les multivibrateurs bistables très utilisés dans les calculatrices, ils jouent le rôle de relais à 2 positions.

### Bistable à ampli opérationnel



$$e+ = \frac{R1 \cdot Vs}{R1 + R2} \quad \text{avec} \quad E0 > \frac{R1 \cdot Vs_{sat}}{R1 + R2}$$

#### Fonctionnement:

A  $t=t_0$ , en l'absence d'une impulsion  $V_e=0$  et  $e+ = \frac{R1 \cdot Vs_{sat}}{R1 + R2}$   
 $\Leftrightarrow V_s = Vs_{sat}$

A  $t=t_1$ , on applique une impulsion positive  $V_e=E0 > \frac{R1 \cdot Vs_{sat}}{R1+R2}$

$$V_{ed} = \frac{R1 \cdot Vs_{sat}}{R1+R2} - E0 < 0$$

La sortie va basculer et on aura  $V_s = -Vs_{sat}$  et  $e+ = \frac{-R1 \cdot Vs_{sat}}{R1+R2}$

Après la disparition de l'impulsion d'horloge à l'instant  $t=t_2$  on aura:

$V_e=0 \Leftrightarrow V_{ed} = \frac{-R1 \cdot Vs_{sat}}{R1+R2} - 0 < 0$  la sortie de l'ampli Op reste au niveau bas

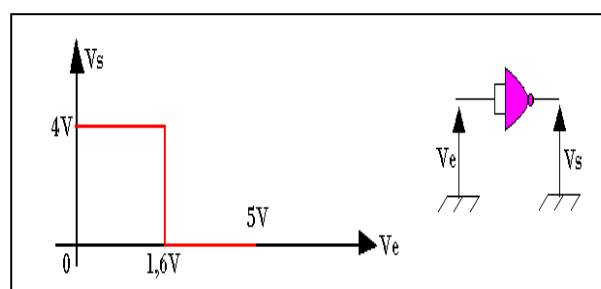
A  $t=t_3$ , on applique une impulsion négative  $V_e=-E0$

$V_{ed} = \frac{-R1 \cdot Vs_{sat}}{R1+R2} + E0 > 0$  la sortie bascule au niveau haut et on a

$$V_s = Vs_{sat} \Leftrightarrow e+ = \frac{R1 \cdot Vs_{sat}}{R1+R2}$$

A  $t=t_4$ , l'impulsion disparaît  $V_e=0 \Leftrightarrow V_{ed} = \frac{R1 \cdot Vs_{sat}}{R1+R2} - 0 > 0$ . La sortie de l'ampli OP reste au niveau haut.

### V. Multivibrateurs à portes logiques





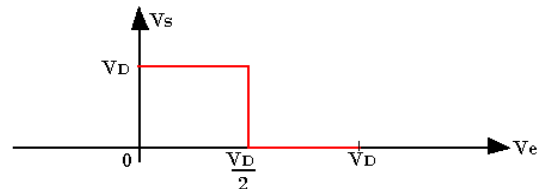
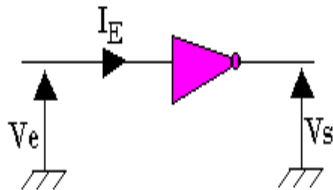
C'est la porte NAND à 2 entrées qui est la porte logique de base de la famille TTL. Pour la série TTL standard (74xx), les caractéristiques sont les suivantes.

$V_{OHm}$	$V_{OLm}$	$V_{ILm}$	$V_{IHm}$	$I_{OLm}$	$I_{ILm}$	$I_{IHL}$	$I_{OHM}$
2,4V	0,4V	0,8V	2V	16mA	1,6mA	40 $\mu$ A	400 $\mu$ A

La caractéristique de transfert idéalisée  $V_s=f(V_e)$  Pour les caractéristiques d'entrée et sortie ainsi que les modèles équivalents.

### Circuit CMOS

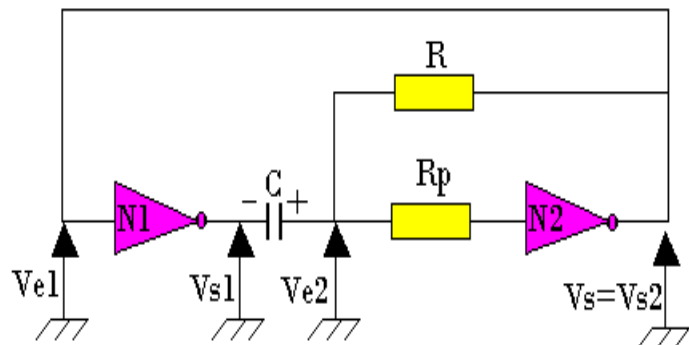
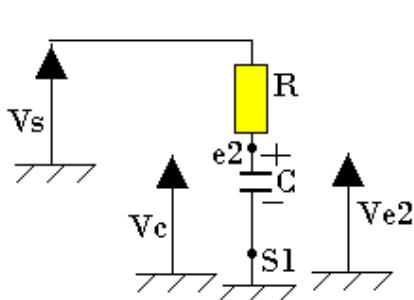
La porte inverseuse est la porte de base de la logique CMOS



Le courant d'entrée  $I$  est très faible de l'ordre de 110pA. Il sera donc souvent négligé, mais lorsque la tension  $V_E < V_D$  ou  $V_E < 0$ . Ce courant croît rapidement, il sera important d'adjoindre à l'entrée inverseuse, une résistance en série pour limiter le courant  $I_E$ . La caractéristique de transfert est la suivante.

Pour les caractéristiques d'entrée et sortie ainsi que les modèles équivalant.

### Les astables à portes CMOS



Hypothèse de départ:  $V_C=0$  et  $V_S=V_{dd}$   $S=1$

#### Fonctionnement:

- Pour  $t_0 < t < t_1$ , à  $t=t_0$   $V_C=0$ ;  $V_S=V_{dd}$ ;  $S=1$ ;  $V_{e1}=V_{dd}$ ;  $V_{i1}=0V$ ;  $S_1=0V$

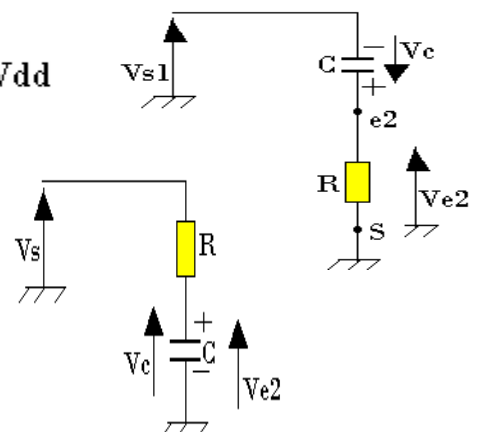
Le condensateur  $C$  se charge à travers  $R$  jusqu'à l'instant  $t_1$  en visant la tension  $V_{DD}$  avec une constante de temps  $P=RC$  juste avant le basculement (il y'aura basculement)

- Pour  $t_1 \leq t < t_2$ , à  $t=t_1$  il y'a basculement

$$V_S = 0; V_{s1} = V_{dd}; \quad V_C = \frac{V_{dd}}{2}; \quad V_{e2} = V_{c1} + V_C = \frac{3}{2}V_{dd}$$

Le condensateur va se décharger en visant  $-V_{dd}$ .

A  $t=t_2-X$ , c'est un instant tout juste avant le basculement, on aura:

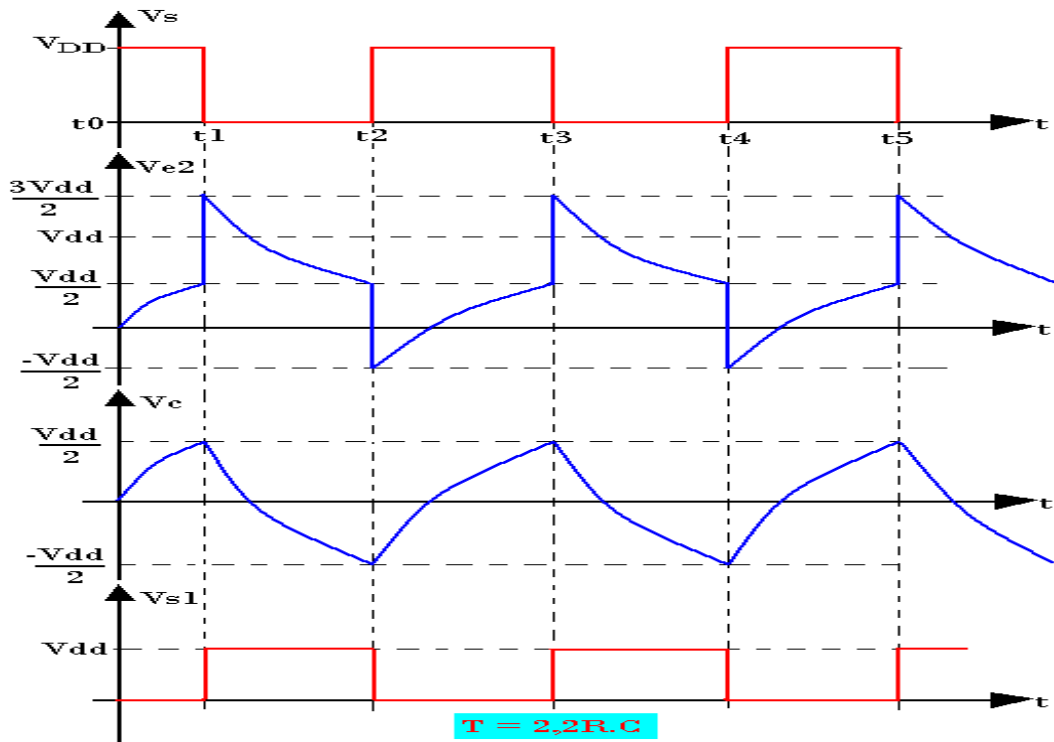


$$V_{e2} = \frac{1}{2}V_{dd} \text{ et } V_C = -\frac{1}{2}V_{dd}$$

- Pour  $t_2 \leq t_1 < t_3$ , à  $t=t_2$  il y'a basculement:

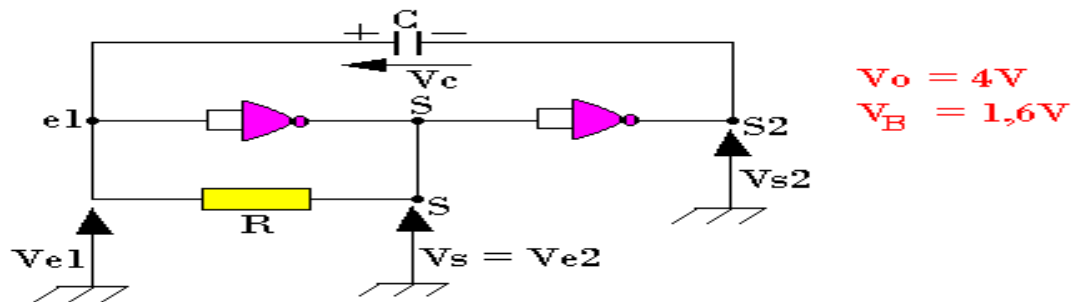
$$V_S = V_{dd} \text{ et } V_{S1} = 0V ; V_C = -\frac{1}{2}V_{dd}$$

Le condensateur se charge donc en visant la valeur  $V_{dd}$ . Mais à  $t=t_3$ , il y'a un nouveau basculement et le cycle recommence.



$$T = 2.2RC$$

### Les astables à porte TTL



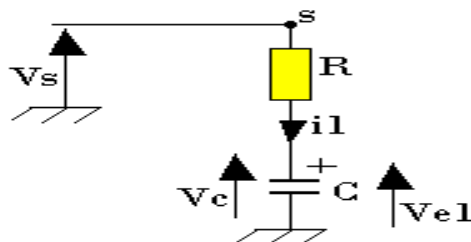
#### Hypothèse:

$$V_C = 0 ; S = 1 ; V_S = V_o ; S2 = 0 ; V_{S2} = 0V$$

#### Fonctionnement:

Pour  $t_0 < t < t_1$

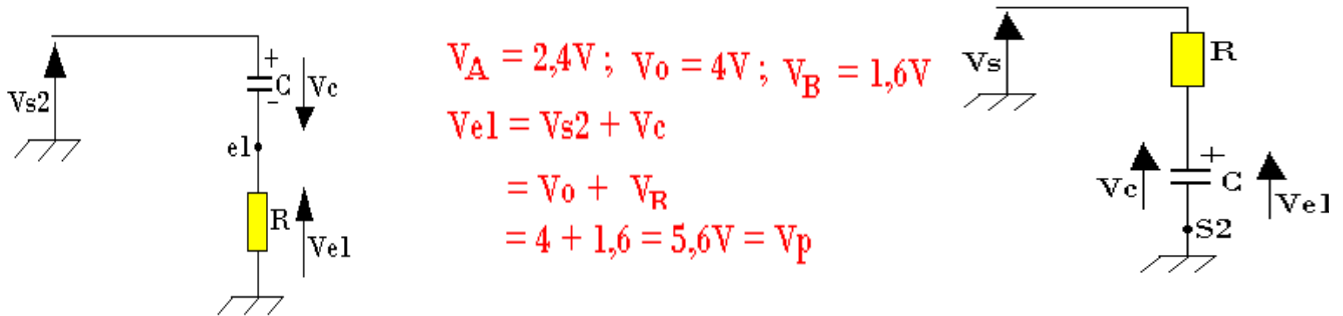
$$\text{à } t=t_0 ; V_C=0 ; V_S = V_o ; V_{S2} = 0V ; V_{e1} = 0$$



Le condensateur se charge en visant la valeur  $V_0$  à travers la résistance  $R$ . Avec une constante de temps  $\tau = RC$ .

A  $t=t_1-X$  juste avant le basculement on a:  $V_{e1} = V_C = 1,6V = V_B$   $V_R = 2,4V = V_A$

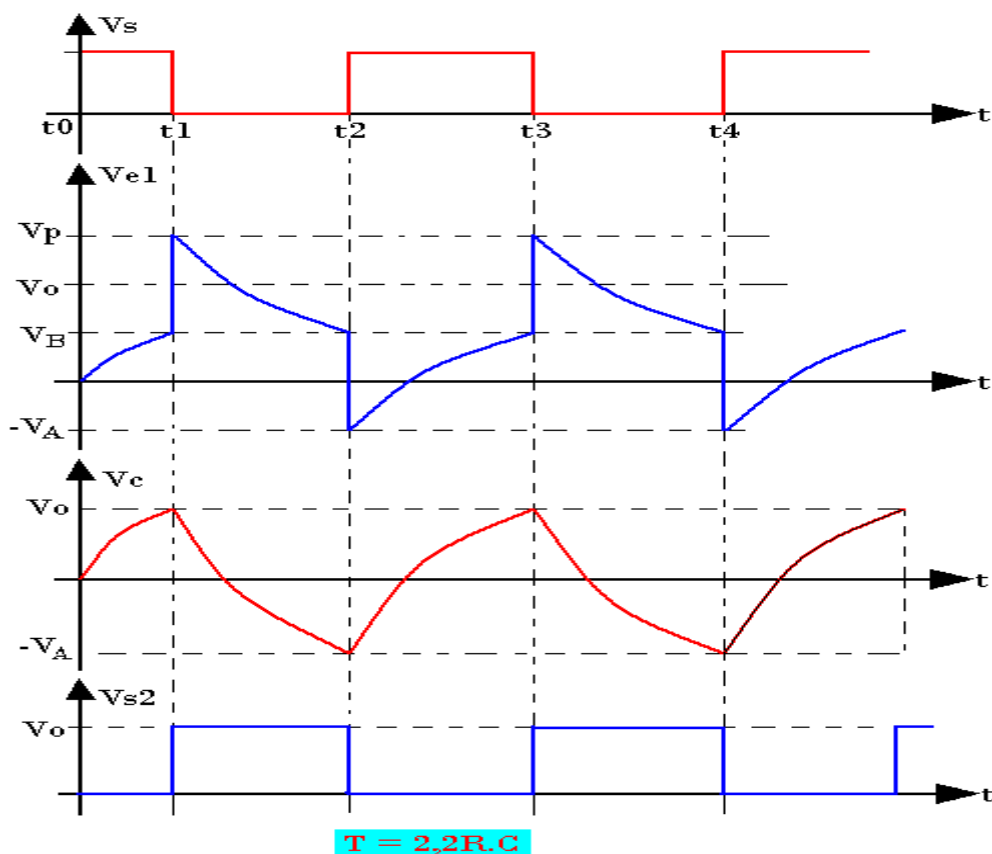
- Pour  $t_1 \leq t < t_2$ , à  $t=t_1$ , il y'a basculement  $V_{S2}=0$ ;  $S=0$  et  $S_2=1$ ;  $V_{S2}$ ,  $V_C = 1,6V = V_B$



Le condensateur se décharge en visant la valeur  $-V_0$  à travers la résistance  $R$ . A  $t=t_2-X$ ; juste avant le basculement  $V_{e1}=1,6V=V_B$ ,  $V_C = V_{e1}-V_2 = 1,6 - 4 = -2,4 = -V_A$

- Pour  $t_2 \leq t < t_3$ , à  $t=t_2$  il y'a basculement  $V_{S2}=0$ ;  $V_S=V_0$ ;  $V_C=-V_A$

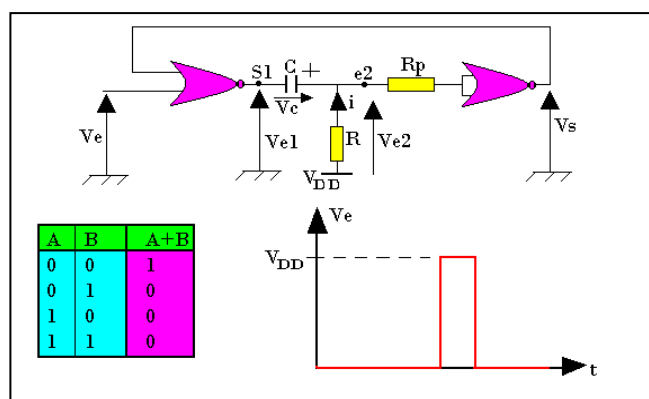
Le condensateur se charge à nouveau en visant la valeur  $V_0$ . A  $t=t_3$ ; il y'a un nouveau basculement et le cycle recommence.



Monostable à portes logiques

Monostables à portes CMOS

Fonctionnement:



- Etude de l'état stable:

Le condensateur est complètement déchargé, le courant  $i=0$ , la tension  $V_C=0$  ;  $V_{e2}=V_{DD}$  ;  $V_S=0$  ;  $V_{S1}=V_{DD}$

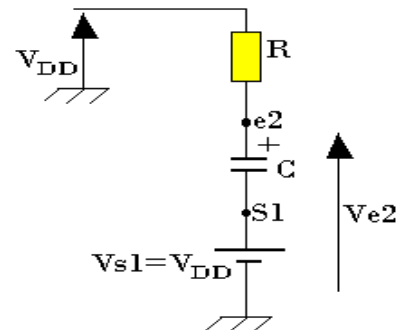
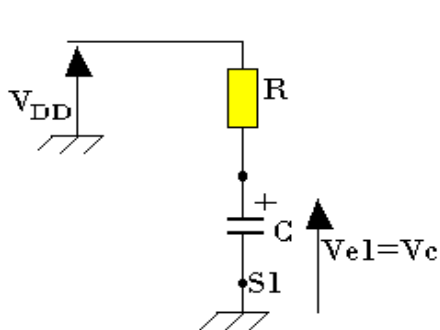
- Etude de l'état instable:

A  $t=t_1$  on applique une impulsion de déclenchement positive:  $V_e=V_{DD}$  ;  $V_{S1}=0$  ;  $V_C=0$  ;  $V_{e2}=0$  ;  $V_S=V_{DD}$

Le condensateur se charge en visant la valeur  $V_{DD}$  avec une constante de temps égale à  $RC$ .

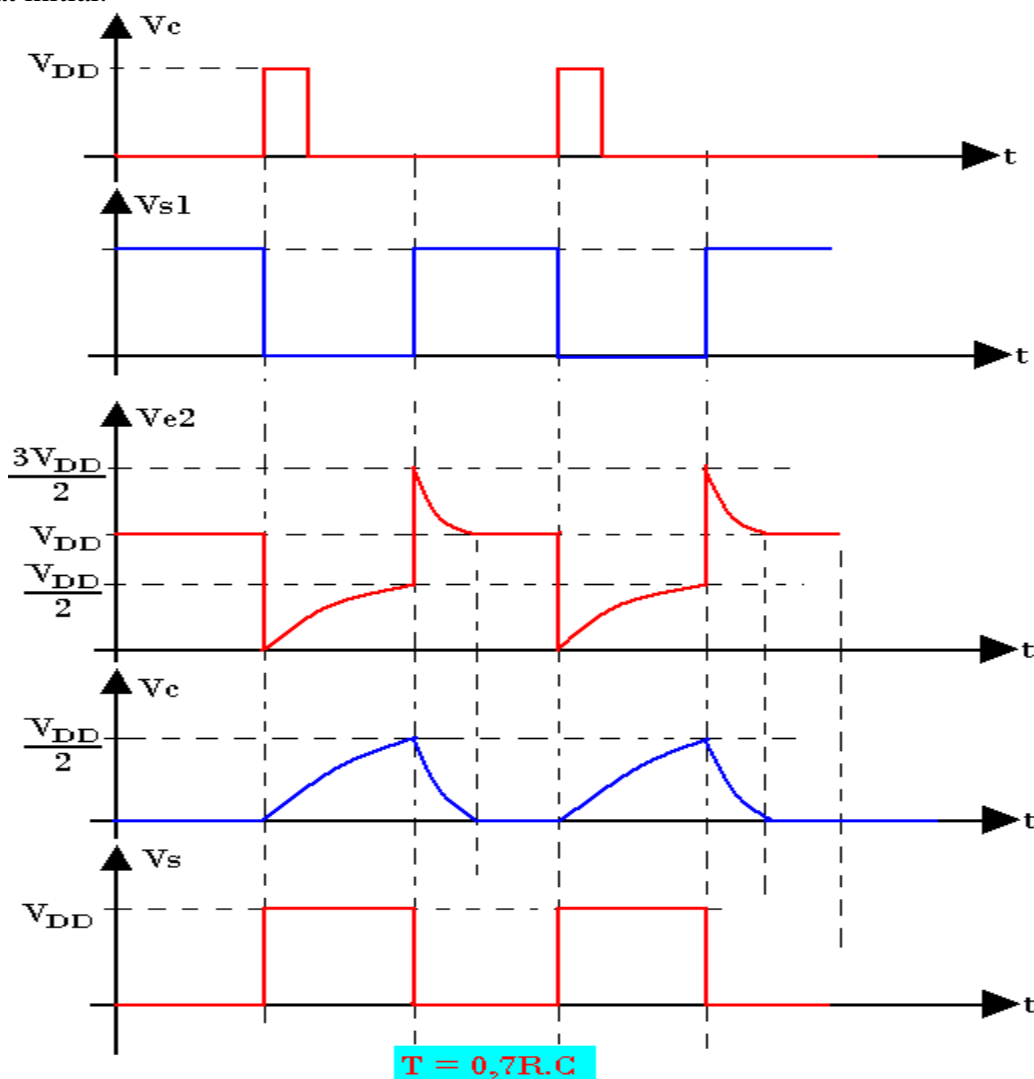
A  $t=t_2$ -X juste avant le basculement  $V_C=V_{e2}=1/2 V_{DD}$

Etat de récupération: A  $t=t_2$  il y'a un nouveau basculement



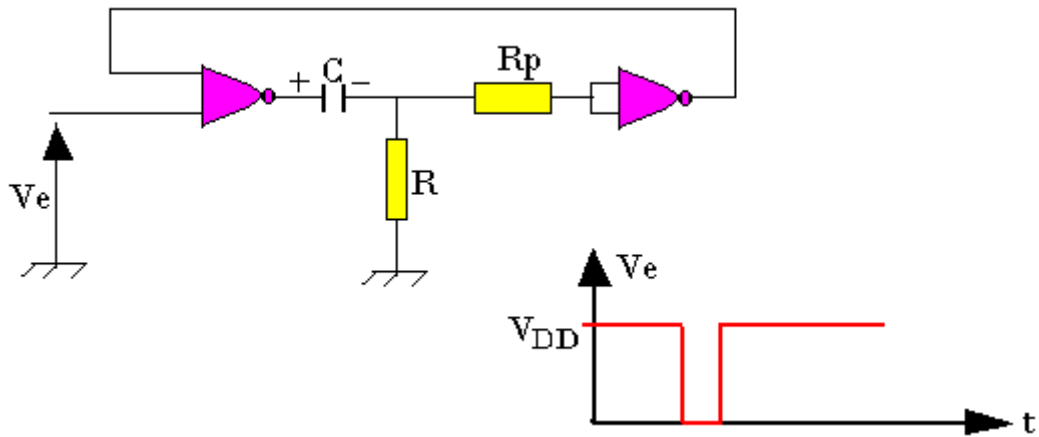
$$V_S = 0 ; \quad V_{S1} = V_{DD} ; \quad V_{e2} = V_{DD} + V_C = \frac{3V_{DD}}{2}$$

Le condensateur se décharge à travers R avec une constante de temps  $RC$ .  $V_{E2}$  décroît de  $3V_{DD}/2$  à  $V_{DD}$ , on revient à l'état initial.

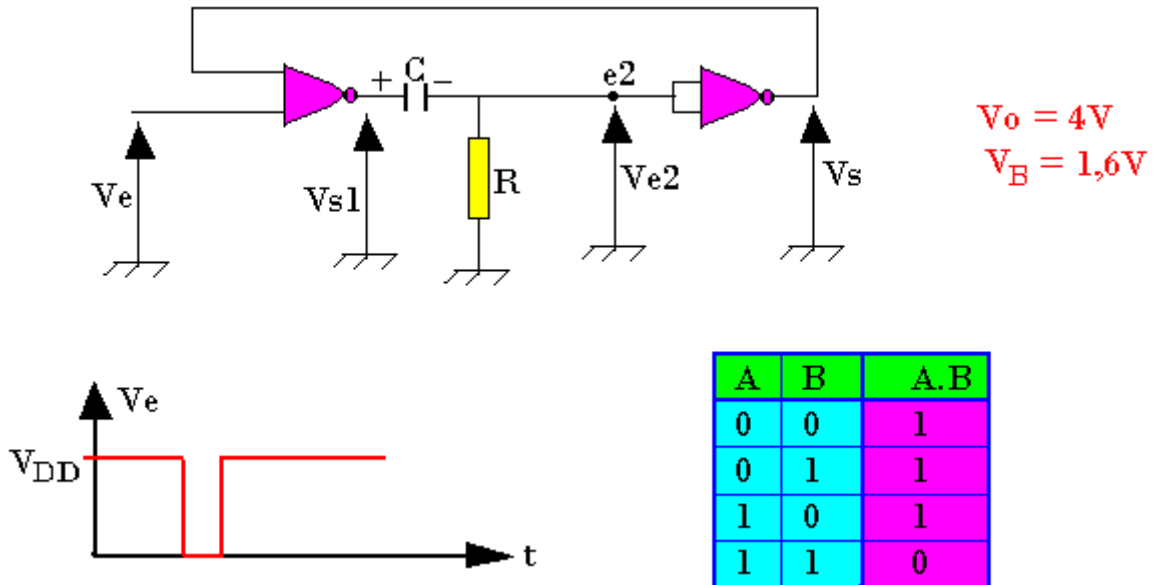


$T=0.7RC$

Monostable à porte NAND CMOS

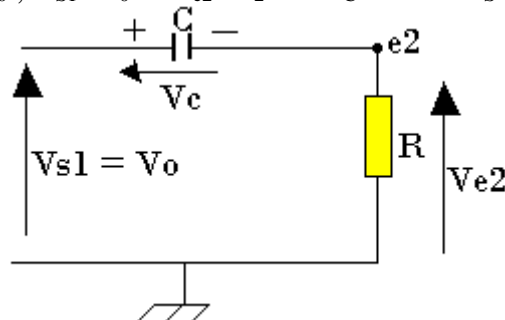


### Monostable à portes TTL



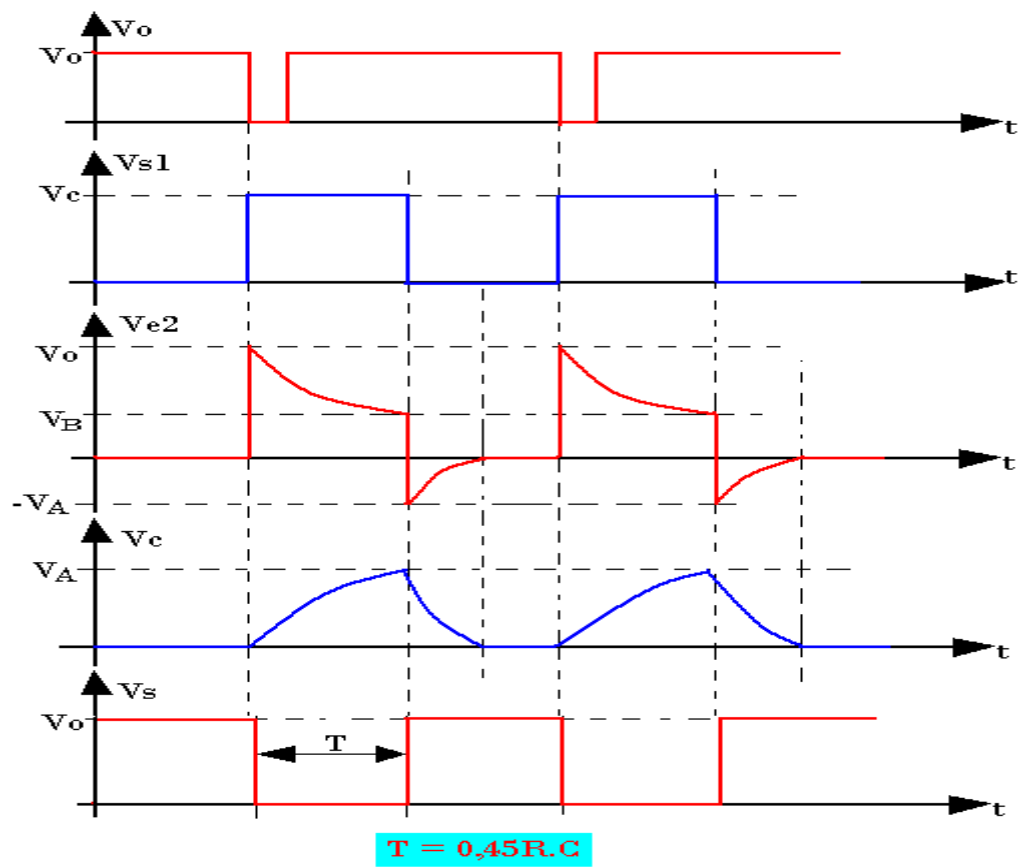
Fonctionnement:

- Etude de l'état stable: à  $t=t_0$  ;  $V_e=V_0$  le condensateur est complètement déchargé:  $i=0$  ;  $V_C=0$  ;  $V_{S1}=0$  et  $V_e=0$  d'où  $V_S=V_0$
- Etude de l'état instable: à  $t=t_1$  ;  $V_e=0$  ;  $V_{S1}=V_0$   $V_{e2}=V_2$  car  $V_C=0$  d'où  $V_S=0$



Le condensateur se charge à travers la résistance R en visant la valeur  $V_0$  avec une constante de temps RC. Cette phase prend fin à l'instant  $t=t_2-E$  ;  $V_{e1}=1,6V=V_B$  ;  $V_C=2,4V=V_A$   $V_{S1} - V_C - V_{E2} = 0$  ;  $V_C = V_{S1} - V_{e2} = 4 - 1,6$   $V_C = 2,4V$

- Phase de récupération: à  $t=t_2$  il y'a un nouveau basculement.  $V_S=0$  ;  $V_{S1}=0$



- Le condensateur se décharge à travers R jusqu'à la valeur  $V_C=0$

## II- Le multivibrateur monostable

II-1 avec l'ampli-op(figure 1)

II-2 avec le NE555 (figure 2)

II-3 avec les portes logiques(figure 3)

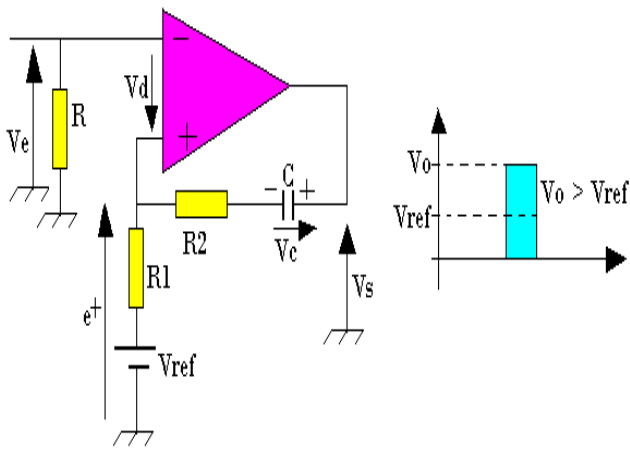
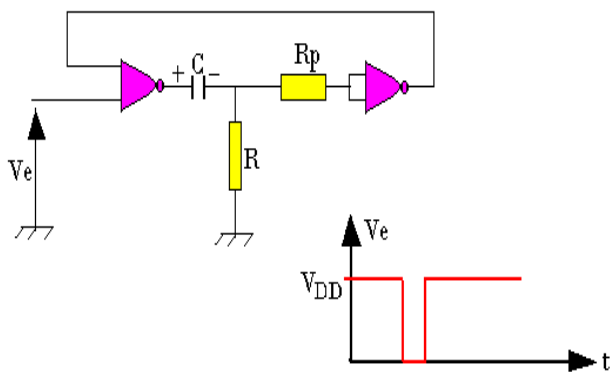
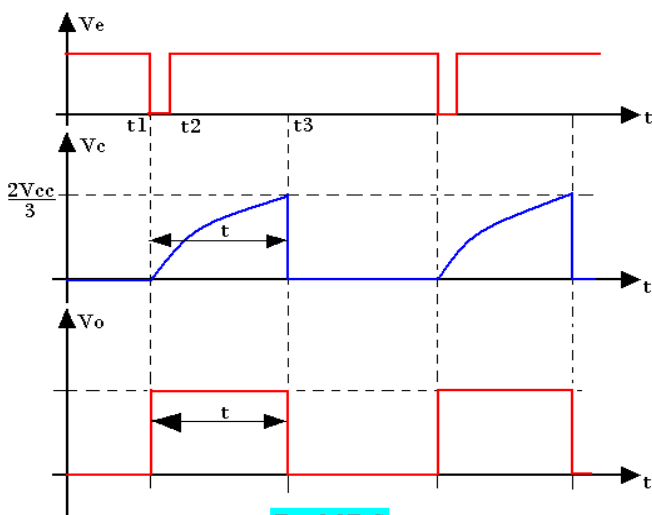


figure 1:

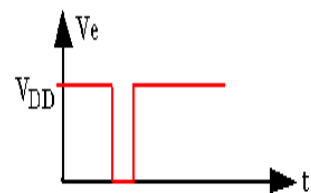
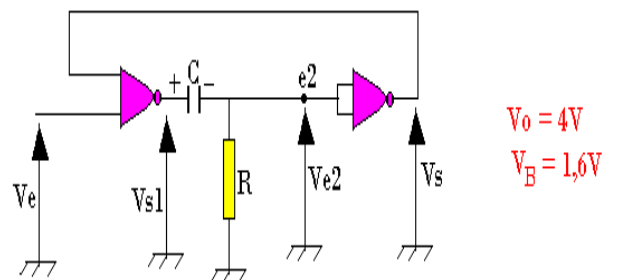
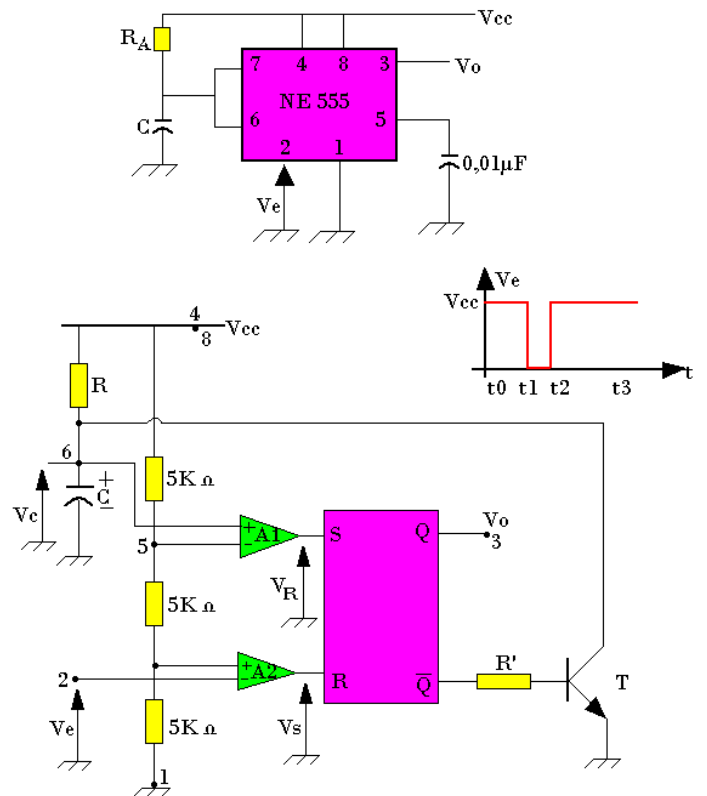
### Monostable à porte NAND CMOS



### Chronogrammes :



$$T = 1.1 \cdot R \cdot C$$



### Monostable à portes TTL

A	B	A.B
0	0	1
0	1	1
1	0	1
1	1	0

